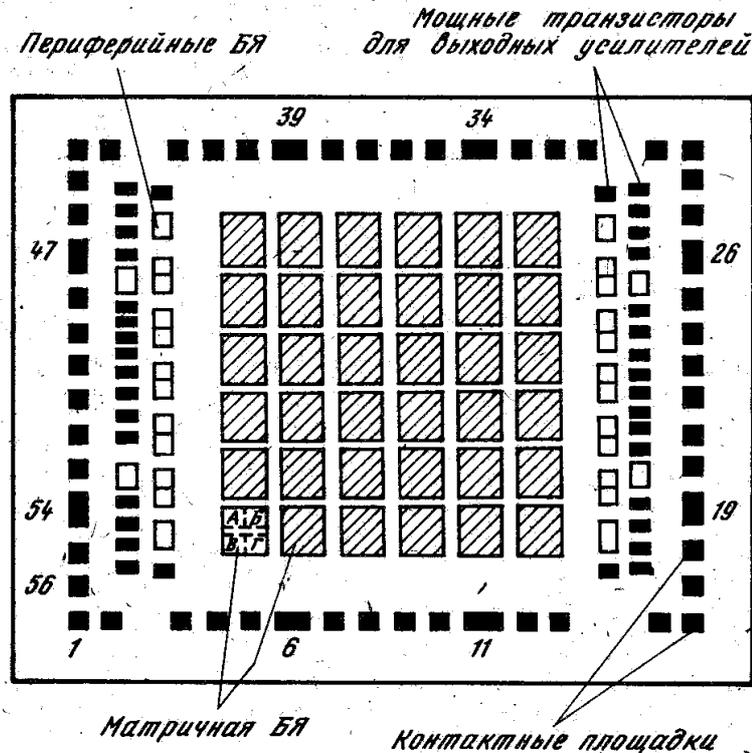


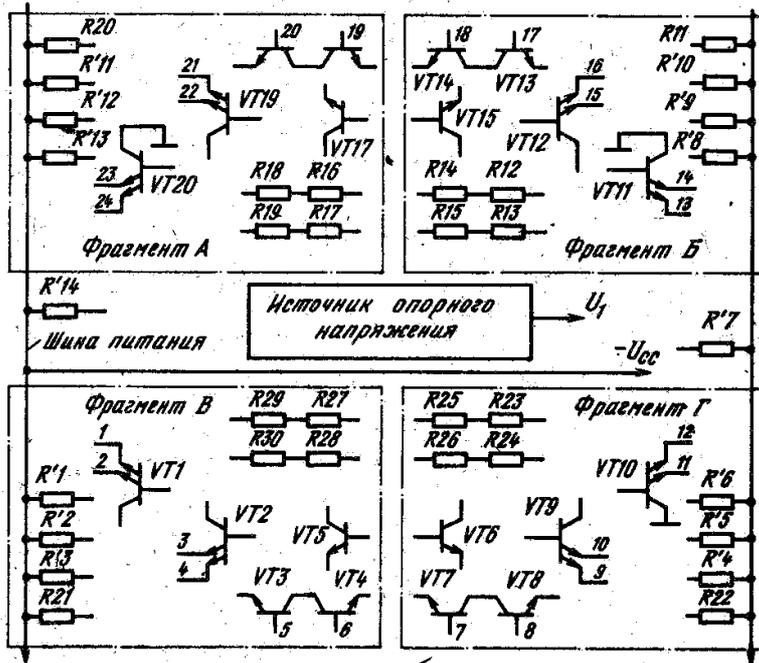
Базовые матричные кристаллы типа К1520ХМ1, К1521ХМ1

Для создания полужаказных БИС на основе ЭСЛ одними из первых были разработаны БМК К1520ХМ1, совместимый с серией К1500, и БМК К1521ХМ1, совместимый с серией К100. Кристаллы этих БМК одинаковы и имеют размеры 4,4х3,3 мм. Состав элементов их МБЯ и ШБЯ также одинаков. Схематично кристалл изображен на рис. 1.



Опишем БМК К1521ХМ1, который обеспечивает совместимое функционирование БИСМ и микросхем средней степени интеграции серии К100.

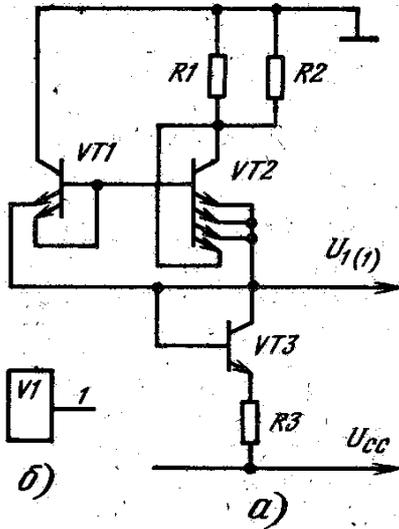
Рис. 2. Набор элементов матричных базовых ячеек для БМК типа К1520ХМ1, К1521ХМ1



Внутренняя часть БМК К1521ХМ1 представляет собой квадратную 6х6 матрицу из 36 матричных (внутренних) БЯ (МБЯ). В состав каждой МБЯ входят четыре фрагмента, обозначенные на рис. 2 буквами А, Б, В, Г с одинаковыми наборами нескоммутированных транзисторов и резисторов для реализации схем ФЯ; источник опорного напряжения для этих схем; 14 резисторов, обозначенных на рис. 2 R'1—R'14, могут использоваться в качестве резисторов нагрузки ФЯ. Фрагменты А, Б, В, Г являются зеркальным

отражениями друг друга. Принципиальная электрическая схема источника опорного напряжения в МБЯ показана на рис. 3.

Рис. 7.3. Принципиальная электрическая схема источника опорного напряжения для матричной базовой ячейки (а) и его условное обозначение (б)



Периферийная часть БМК содержит 24 периферийные БЯ (ПБЯ), 36 мощных транзисторов, четыре источника базового и опорного напряжений, 48 входных сопротивлений и 56 контактных площадок кристалла.

Периферийные базовые ячейки предназначены для реализации 24 схем выходных усилителей, которые могут быть двух типов: двухвходовой выходной усилитель (У1) и четырехвходовой выходной усилитель (У2).

Все ПБЯ состоят из двух одинаковых фрагментов и позволяют реализовывать два выходных усилителя У1 и У2 либо отдельно, либо одновременно. Однако в ПБЯ, расположенных около узлов матрицы, имеется только один фрагмент, позволяющий реализовать один любой тип усилителя.

Набор элементов ПБЯ, состоящий из двух фрагментов, показан на рис. 4. Набор элементов однофрагментной ПБЯ включает фрагмент полностью и один дополнительный транзистор из соседнего фрагмента для создания пары VT5 - VT12. Мощные транзисторы предназначены для реализации эмиттерных повторителей в выходных усилителях.

Источники опорного напряжения, расположенные в периферийной части БМК, также предназначены для схем выходных усилителей. Принципиальная электрическая схема источника опорного напряжения для выходных усилителей У1 и У2 приведена на рис. 5, а электрические схемы У1 и У2 показаны на рис. 6.

Рис. 4. Набор элементов периферийной базовой ячейки для БМК типа К1520ХМ1, К1521ХМ1

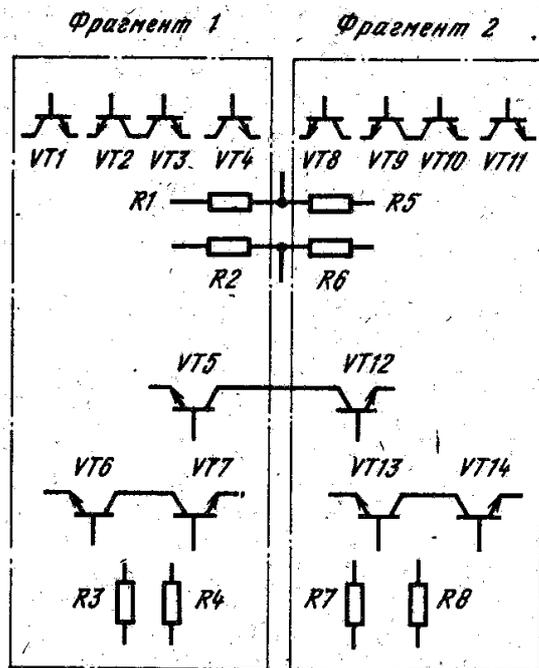


Рис. 5. Условное графическое обозначение источника опорного напряжения для периферийной базовой ячейки (а) и принципиальная электрическая схема (б)

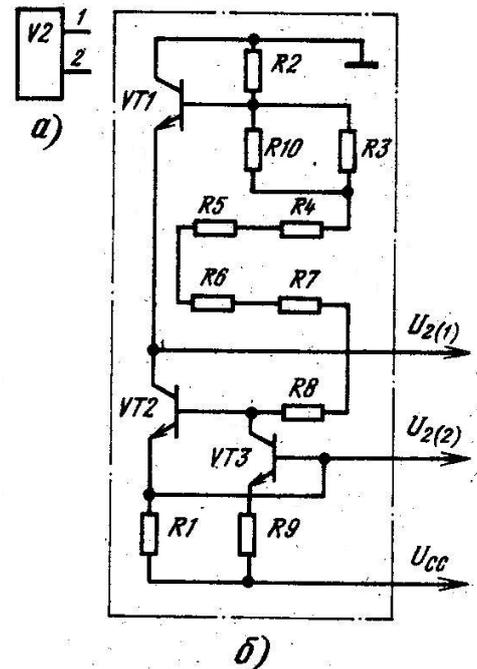
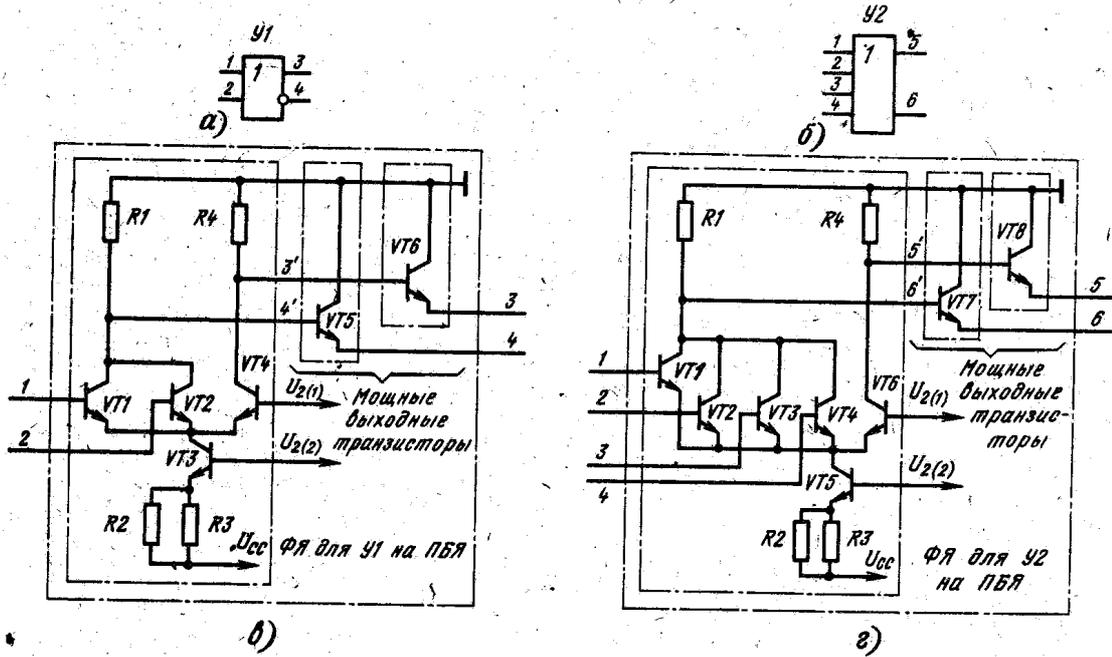


Рис. 6. Принципиальные электрические схемы выходных усилителей (в, г) и их условные обозначения (а, б)



Из 56 контактных площадок 48 являются сигнальными. Между ними находятся 48 входных сопротивлений, позволяющих использовать любую сигнальную контактную площадку (КП) для подачи входного сигнала. Контактные площадки, обозначенные на рис. 1 номерами 6, 11, 34, 39, предназначены для разводки шин питания, а номерами 19, 26, 47, 54 — шин земли.

Проводники шин питания (первый слой металлизации) и заземления (второй слой металлизации), относящиеся к постоянным соединениям БМК, выполнены в двух слоях и образуют сетку, накрывающую весь кристалл. При этом шесть горизонтальных и две вертикальные шины заземления выполнены во втором слое металлизации. Все фрагменты МБЯ расположены в прямоугольниках, образованных сеткой шин питания и заземления, а источник опорного напряжения в МБЯ — под шиной заземления.

Библиотека ФЯ для БМК содержит девять типов ячеек (Ф01—Ф09), выполненных на элементах одного или нескольких фрагментов МБЯ. Принципиальные электрические схемы и условные графические обозначения БФЯ приведены в приложении 1. Два типа выходных усилителей (У1 и У2) выполнены на элементах одного или двух фрагментов ПБЯ с использованием мощных транзисторов.

Общее число компонентов на БМК К1521ХМ1 составляет 2,75 тыс. (табл. 1)

Таблица 1. Число компонентов на БМК К1521ХМ1

Схема или элемент	Число			Всего на БМК	
	транзисторов	резисторов	данных схем на БМК	транзисторов	резисторов
Матричная БЯ	20	34	36	720	1224
Источник опорного напряжения в МБЯ	4	6	36	144	216
Фрагмент ПБЯ	7	6	24	168	144
Источник опорного напряжения для усилителей	3	10	4	12	40
Мощные транзисторы для выходных усилителей	1	—	36	36	—
Входные резисторы, расположенные около сигнальных КП	—	1	18	—	48

Для создания матричных БИС на основе библиотечных ФЯ используются трассы, соединяющие МБЯ и ПБЯ.

Вертикальные каналы трассировки на БМК предназначены для проведения трасс в первом слое: по четыре канала слева и справа от каждой МБЯ; по два канала между вертикальной шиной питания и областью ПБЯ; по два канала между вертикальной шиной заземления и

областью ПБЯ (всего 56 вертикальных каналов трассировки).

Горизонтальные каналы трассировки предусмотрены для проведения трасс во втором слое: до 13 трасс в каждом из шести промежутков между двумя горизонтальными шинами заземления и по семь трасс между горизонтальной шиной питания и горизонтальной шиной заземления (всего 79 горизонтальных каналов трассировки).

При использовании САПР для создания, переменных избирательных соединений БИСМ вводится сетка проектирования с шагом по горизонтали 16 мкм, по вертикали 22 мкм. Эти размеры определяются допустимым значением ширины металлизированных соединений и зазоров между ними в первом и во втором слоях металлизации соответственно. Все элементы внутренней части кристалла и большая часть элементов периферийной части кристалла расположены с учетом сетки проектирования.

Матричные БЯ мультиплицируются с шагом $\Delta X = 480$ мкм по оси X и $\Delta Y = 429$ мкм по оси Y. Мультипликация начинается от точки M (с масштабом изображения M = 100:1), и с этой же точки начинается нумерация строк и столбцов матрицы.

Допускается четыре варианта размещения библиотечных МФЯ на матричной БЯ, которые отличаются местами расположения выводов электрической схемы на площади МБЯ. Каждому варианту размещения соответствуют конкретные эталоны металлизации МФЯ и их ориентация в точке привязки эталона. Имеется восемь типов ориентации В, СВ, Н, СН, П, СП, Л, СЛ, из которых первые четыре применяются для эталонов. Участки площади БЯ, к которым могут подводиться выводы электрической схемы любой библиотечной ФЯ при всех ее возможных вариантах расположения, называются: площадками БЯ.

Номера выводов электрической схемы библиотечных МФЯ меняются по отношению к номерам площадок МБЯ для каждого из четырех вариантов их расположения. Один из этих вариантов для каждой библиотечной МФЯ является эталоном металлизации, и их ориентация является точкой привязки, которая рассчитывается относительно точки O с учетом номера столбца и номера строки матрицы. В зависимости от сложности МФЯ занимает от одного до четырех фрагментов МБЯ, что позволяет производить размещение нескольких МФЯ в площади МБЯ с учетом их вариантов расположения и обеспечивать использование всех фрагментов МБЯ.

Для использования САПР все выводы МБЯ с помощью присоединительных металлизированных контуров, оформленных в виде отдельных эталонов, могут быть выведены в точки пересечения каналов трассировки для первого и второго слоев металлизации, что позволяет выполнять в этих местах переход из одного слоя металлизированных соединений в другой и проводить переменные соединения для полукаказной БИС: по каналам трассировки. Присоединительные контуры являются площадками МБЯ. Ввиду того что контуры присоединения накладывают ограничения на свободу автотрассировки, уменьшая ее, привязка эталонов, содержащих эти контуры, осуществляется только для задействованных выводов МФЯ с ориентацией В. Если имеются незадействованные входы и выходы МФЯ, необходимо вводить эталонные переключки, соединяющие базы с эмиттерами соответствующих (входных или выходных) транзисторов.

Резисторы нагрузки в МБЯ (обозначенные R'1 — R'14 на рис. 2) присоединяются к выходам эмиттерных повторителей МФЯ на этапе трассировки БИСМ, исходя из требований к электрическим параметрам (быстродействию, помехозащищенности) реализуемой функциональной схемы. Из 14 резисторов нагрузки выбирают те, которые наиболее удобно расположены для трассировки. Для вывода их в места пересечения вертикальных и горизонтальных каналов трассировки созданы соответствующие эталоны.

Подключение МФЯ к шинам питания осуществляется автоматически на основе соответствия металлизации МФЯ и МБЯ. Для реализации функций Ф01—Ф09 необходимо заземлять внутренние резисторы БЯ, являющиеся коллекторной нагрузкой ЛЭ.

Через незадействованные МБЯ разрешается проводить трассы только во втором слое металлизации. В каждую такую ячейку к точке, называемой в дальнейшем точкой мультиплицирования, необходимо «привязать» эталонную МБЯ, содержащую фиктивный слой, описывающий зону, запрещенную для трассировки в первом слое металлизации. Через задействованные МБЯ разрешается проводить трассы только во втором слое металлизации с учетом запрещенных для трассировки зон.

Допускается два варианта размещения (эталона) ПФЯ для выходных усилителей У1 и У2 на ПБЯ, отличающиеся расположением выводов электрической схемы выходных усилителей на площадках ПБЯ и соответствующие ориентации Л и СП. Выходы ПФЯ являются выходами эмиттерных повторителей, которые на этапе трассировки БИСМ присоединяют к базам мощных транзисторов, при этом используются только наиболее удобно расположенные для трассировки. Незадействованные входы выходных транзисторов необходимо с помощью перемычек присоединить к эмиттерам соответствующих транзисторов. Подсоединение мощных транзисторов к выходным усилителям У1 и У2 выполняется на этапе доработки БИСМ в интерактивном режиме на ЭВМ. Для незадействованных ПБЯ контур описывает зону, запрещенную для трассировки в первом слое металлизации.

Между контактными площадками на кристалле размещены входные резисторы, которые одним выводом через «окно» подсоединяются к контактному площадкам, а другим — к трассам БИСМ. Из-за малых размеров окна резисторы не совпадают с узлами сетки проектирования, поэтому их присоединение к трассам осуществляется на этапе доработки БИСМ в интерактивном режиме на ЭВМ.

Шины заземления и питания закодированы операторами контуров в соответствующих эталонах. Максимальное сопротивление шины, подводящей напряжение питания к источнику опорного напряжения для выходных усилителей (от места ее соединения к постоянной шине питания), не более 0,5 Ом. Минимальная ширина шины, соединяющей эмиттер мощного транзистора в выходном усилителе с контактной площадкой кристалла, не менее 22 мкм. Максимальная длина шины, соединяющей коллектор ключевого транзистора ПФЯ с базой мощного транзистора в выходном усилителе У1 (У2), не более 1000 мкм.

Полузаказные матричные БИС, реализованные на основе К1521ХМ1, функционируют при напряжении питания $-5,2 \text{ В} \pm 5 \%$, при этом обеспечиваются следующие значения выходных напряжений: высокого уровня $-0,98 \text{ В}$, низкого $-1,63 \text{ В}$; пороговое значение высокого уровня $-1,105 \text{ В}$, низкого $-1,475 \text{ В}$. Максимально допустимая мощность, рассеиваемая на кристалле БИСМ, не более 4,5 Вт при максимальной температуре на кристалле не более 100 °С.

Основными динамическими параметрами ФЯ являются задержка распространения сигнала t_{PLH} при переключении и длительность положительного (нарастающего) и отрицательного (спадающего) фронтов t_{TLH} выходных /сигналов. В табл. 2 приведены значения динамических параметров для ФЯ БМК типа К1521ХМ1. Следует отметить, что в этой таблице время фронтов нормировано относительно разницы напряжений логических уровней, измеряемых от 0,2 до 0,8 напряжения лог. 1. Значения t_{PLH} и t_{TLH} приведены при работе МФЯ без подключения к ее выходу емкости нагрузки и входов других ФЯ. При этом входной сигнал имеет амплитуду 0,8 В и симметричен относительно порога переключения (опорного напряжения) при нормированной длительности фронта входного сигнала $t_N = 1,25 \text{ нс/В}$. Разброс значений динамических параметров в диапазонах рабочих температур и питающих напряжений составляет $\pm 35 \%$ относительно номинального значения.

Максимальное число входов МФЯ, нагруженных на один выход МФЯ,— десять. Кроме того, в отдельных схемах можно подключать двадцать входов: на все выходы Ф02, Ф03, Ф04. При подключении входов ПФЯ к выходам МФЯ следует учитывать, что один вход ПФЯ эквивалентен двум входам МФЯ. К каждому выходу МФЯ можно подключать

только по одному резистору нагрузки. При объединении двух эмиттеров двухэмиттерного транзистора выходного повторителя МФЯ допускается подключение к выходу резисторов. Максимальное число объединяемых выходов МФЯ — четыре.

Таблица 2. Динамические параметры ФЯ

Тип МФЯ	Параметры МФЯ (номинальные значения)				Номер выхода при определении t_{PHL}, t_{PLH} t_{TLH}, t_{THL}	Мощность потребления P , мВт
	t_{PLH} , нс	t_{TLH} , нс/В	t_{PHL} , нс	t_{THL} , нс/В		
Ф01	0,90	1,25	0,90	1,25	3,4	14
	0,80	1,70	0,90	1,25		
Ф02	1,00	1,50	1,00	1,400	5,6	14
Ф03	0,85	1,95	0,95	1,40	3—6	14
Ф04	1,00	1,50	1,00	1,45	5—8	14
	0,90	2,30	1,05	1,55		
Ф05	1,10	2,45	0,95	1,40	5—6	28
	0,80	1,70	0,90	1,25		
Ф06	1,15	3,00	1,00	1,55	7,8	42
	0,80	1,70	0,90	1,25		
Ф07	1,20	3,55	1,05	1,70	9, 10	56
	0,80	1,70	0,90	1,25		
Ф08	1,10	2,45	0,95	1,40	6	28
	0,80	1,70	0,90	1,25		
Ф09	1,15	3,00	1,00	1,55	4, 5, 7, 8	42
	0,80	1,70	0,90	1,25		
Y1	0,85	1,90	0,95	1,90	7	56
	0,95	1,90	0,85	1,90		
Y2	0,95	2,20	1,05	2,20	5, 6, 8—11	42
	1,05	2,20	0,95	2,20		

Для исключения влияния падения напряжения на линию связи, обусловленного током выходного эмиттерного повторителя МФЯ, рекомендуется выбирать резистор нагрузки, ближайший к выходу МФЯ. При эмиттерном объединении выходов МФЯ максимальная длина линии связи от выхода МФЯ до резистора нагрузки не должна превышать 1 мм. При подключении объединенных выходов МФЯ к двум резисторам нагрузки рекомендуется выбирать их рядом с наиболее удаленными выходами МФЯ.

При наличии объединенных выходов МФЯ временные параметры ухудшаются. Так, время задержки при объединении двух выходов возрастает на 0,27 нс, трех выходов — на 0,35 нс. Если число резисторов нагрузки, подключаемых к объединенным эмиттерам, увеличить до двух, то время задержки возрастет на 0,54 нс при объединении четырех выходов.

Следует обратить внимание на необходимость попарного соединения выходов МФЯ и входов ПФЯ. При объединении n выходов МФЯ эквивалентное приращение емкости нагрузки (пФ) по каждому из объединяемых выходов $\Delta C_{\Sigma} = 0,05(n-1)$. Приращение динамических параметров при увеличении емкости C_{Σ} в 2 раза (в диапазоне значений 1...4 пФ) приводит к их возрастанию в 2...3 раза.

Динамические параметры в зависимости от изменений нормированной длительности фронта входного сигнала t_{FN} имеют следующие приращения:

$$\Delta t_{PLH} = K_1 (\tau_{T, N} - \tau_N), \quad \Delta t_{TLH} = K_2 (\tau_{T, N} - \tau_N)$$

где приращение времени дано в наносекундах: $K_1 = 0,05 \dots 0,12$; $K_2 = 0,1 \dots 0,44$.

При расчете времени задержки распространения сигнала в цепях с учетом рассогласования между порогом переключения (опорным напряжением) и половиной напряжения логического перепада на выходе ФЯ поправка к значению времени задержки распространения по каждому выходу ФЯ определяется выражением $\Delta t_{PLH} = t\Delta U$, где ΔU — рассогласование между напряжением порога переключения и половиной напряжения логического перепада на выходе ФЯ в рабочем диапазоне температур. Значение $\Delta U = 0,02 \pm 0,08$ В, а при коллекторном объединении $\Delta U = (0,01 \dots 0,12) \pm 0,08$ В. При расчете времени задержки ΔU принимает минимальное или максимальное значение одновременно для всех ФЯ на кристалле.

Следует отметить, что при переключении напряжения на некоторых выходах из высокого уровня в низкий сохраняется напряжение высокого уровня; на объединенном выходе с напряжением высокого уровня возникает импульсная помеха в виде провала амплитудой A_p и длительностью Δt_p (на уровне $0,5 A_p$). При объединении двух выходов $A_p = 150$ мВ, $\Delta t_p = 1,1$ нс; трех $A_p = 180$ мВ, $\Delta t_p = 1,15$ нс; четырех $A_p = 200$ мВ, $\Delta t_p = 1,2$ нс.

Выход ПФЯ может работать на внешнюю нагрузку $R_n = 50$ Ом (напряжение источника питания — 2 В) или на четыре внутренних резистора нагрузки, находящихся на том же кристалле. При объединении двух выходов ПФЯ уменьшается запас помехоустойчивости по напряжению низкого уровня на 30 мВ, а при объединении трех выходов — на 45 мВ. Допускается подключение к коллектору ключевого транзистора ПФЯ двух мощных эмиттерных повторителей, каждый из которых работает на свою нагрузку, но при этом уменьшается запас помехоустойчивости по напряжению высокого уровня на 100 мВ.

При объединении n выходов ПФЯ эквивалентное приращение емкости (пФ) нагрузки по каждому из объединяемых выходов $\Delta c_{\Sigma} = 1,6(n-1)$.

Мощность потребления полузаказной БИС является суммой мощностей всех задействованных МФЯ и ПФЯ. В табл. 2 приведена мощность потребления для МФЯ и ПФЯ без учета эмиттерных повторителей. Максимальная рассеиваемая мощность одного эмиттерного повторителя составляет: для МФЯ при напряжении высокого уровня 17 мВт, при напряжении низкого уровня 14 мВт; для ПФЯ при работе на внешнюю нагрузку $R_n = 50$ Ом при напряжении высокого уровня 20 мВт, при напряжении низкого уровня 11 мВт; ПФЯ при работе на четыре внутренних резистора нагрузки при напряжении высокого уровня 72 мВт, при напряжении низкого уровня 58 мВт. Максимальная рассеиваемая мощность источника опорного напряжения для МФЯ равна 20 мВт, для ПФЯ 38 мВт. Таким образом, электрические параметры позволяют оценить задержку распространения и мощность рассеивания в полузаказной БИСМ.

Приложение 1

Принципиальные электрические схемы и условные графические обозначения библиотечных ФЯ БМК типа К1521ХМ1

