

## 7.5. Микросхема К535 ИКЗ

7.5.1. Микросхема К536 ИКЗ - БИС центрального управления обменом информацией между микропроцессором и оконечными устройствами ввода-вывода.

7.5.2. Функциональная схема БИС приведена на рис. 16.

(Позиционные номера функциональных узлов и элементов схемы в описании ~~ссылка~~ даны в круглых скобках.)

БИС содержит:

- регистр информации (16), имеющий 8 информационных и I контрольный разряд;
- свертку по модулю 2 (20) для контроля информации в регистре;
- дешифратор (21) на 16 выходов;
- регистр признаков (22);
- коммутатор регистра и коммутатор дешифратора для расширения функциональных возможностей БИС;
- элементы управления записью и считыванием информации.

7.5.3. БИС является многофункциональным устройством и может выполнять функции:

- регистра обмена (двустороннего действия);
- регистра с дешифратором;
- дешифратора.

Задание требуемого режима производится сигналами "Режим регистра" (РекРг) и "Режим дешифратора" (РекДш).

На функциональной схеме изображен режим регистра с дешифратором.

Имя	Иван
Фамилия	Иванов
Дата	15.12.76
Подпись	Иванов
Дата	15.12.76
Имя	Иван
Фамилия	Иванов
Дата	15.12.76
Подпись	Иванов
Дата	15.12.76

Имя	Иван
Фамилия	Иванов
Дата	15.12.76
Подпись	Иванов
Дата	15.12.76

ИУЗ.035.253 ТО

Лист

61

Иван

Иванов

В режиме регистра обмена ключи в коммутаторе регистра будут находиться в том же положении, а все ключи коммутатора дешифратора должны быть сигналом "РехДш" переброшены к левым контактам.

В режиме дешифратора ключи в коммутаторе дешифратора будут находиться в том же положении, что и на схеме, а все ключи в коммутаторе регистра сигналом "РехРг" должны быть переброшены к левым контактам.

В режиме регистра обмена БИС обеспечивает двусторонний обмен 9-разрядными кодами (байтами) между шинами информации микро-ЭВМ (ШИ-0...ШИ-7, ШИ-К) и шинами информации ввода-вывода (ШИВВ-0... ШИВВ-7, ШИВВ-К).

7.5.4. Передача байта из микро-ЭВМ в УВВ ("Запись") происходит следующим образом. На ШИ из микро-ЭВМ поступает байт информации и одновременно приходит импульс записи (Имп Зп), обеспечивающий прием информации с ШИ в регистр (I6). Информация в регистре (I6) контролируется сверткой (20) на нечетность числа единиц в байте, и в случае четного числа единиц с выхода схемы совпадений (23) выдается импульс ошибки (Имп Ош). Сборка (I9) задерживает Имп Зп на время работы свертки (20).

Одновременно Имп Зп через клапан (4) переключает триггер записи (6). С выхода триггера записи сигнал "Запись" выдается в сторону УВВ, побуждая УВВ к приему информации с ШИВВ. Этот же сигнал поступает в регистр информации (I6), обеспечивая выдачу принятого из микро-ЭВМ байта на ШИВВ (все ключи в коммутаторе дешифратора находятся у левых контактов), а также образует на выходе сборки (7) сигнал ожидания (СОж) до тех пор, пока байт не будет воспринят с шин ввода-вывода. О том, что байт с ШИВВ

Исполнитель	Полн и дата	16.10.76
Составитель	Исполнитель	15.8
Проверен	Дата	28.08.76
55517	Имя	

ИУЗ.035.253 ТО

Лист  
62

АЭП.

Формат 11

воспринят, сигнализирует "Ответ", при проявлении которого триггер (II) через ventиль (9) устанавливается в I, а триггер записи (6) сбрасывается, снимая СОж и отключая ШИВВ от регистра информации (I6). На этом цикл записи заканчивается, но исходное состояние микросхемы восстанавливается только после сброса триггера (II). Сброс триггера (II) можно осуществлять либо повторным сигналом Имп Зап, который пройдет на триггер (II) через ventиль (3), либо импульсом общего сброса (цель общего сброса на рисунке не показана).

7.5.5. Передача байта из УВВ микро-ЭВМ ("считывание") происходит в такой последовательности. Из микро-ЭВМ приходит импульс считывания (Имп Счит), переключая триггер считывания (5) через ventиль (2). Триггер считывания выдает в сторону УВВ сигнал считывания (Счит) для запроса информации, а в сторону микро-ЭВМ - СОж до момента появления байта информации из УВВ. Ключи в коммутаторе дешифратора находятся у левых контактов; поступление байта от УВВ сопровождается сигналом "Ответ". Сигнал "Ответ" вырабатывает на ventиле (8) импульс, которым переключается триггер (10) и обеспечивается прием байта с ШИВВ в регистр информации (16). Поступивший в регистр (16) байт контролируется эверткой (20) на нечетность числа единиц, и в случае четного числа единиц с выхода ventиля (23) выдается импульс ошибки (Имп Об). После переключения триггера (10) информация из регистра (16) выдается на ШИ.

Сигнал "Ответ" сбрасывает триггер считывания (5); при этом снимается сигнал "Счит", освобождая УВВ и прекращая сигнал "Ответ", и снимается СОж, благодаря чему микро-ЭВМ воспринимает информацию с ШИ. В этот момент повторно поступает Имп Счит, сбрасывая через ventиль (1) триггер (10) и тем самым возвращая микросхему в исходное состояние.

Имя и дата	17.02.77	Имя и дата	16.10.76
Подп. и дата	С.И.И. 28.02.76	Подп. и дата	С.И.И. 28.02.76
Имя и дата	5.5.77	Имя и дата	5.5.77
Имя и дата	Имя и дата	Имя и дата	Имя и дата

Имя и дата	Имя и дата	Имя и дата	Имя и дата
Имя и дата	Имя и дата	Имя и дата	Имя и дата

ИУЗ.035.253 Т0

Лист 63

Коп.

Формат II

Задержка передачи информации микросхемой в обоих направлениях составляет два периода тактовой частоты.

7.5.6. В режиме дешифратора БИС обеспечивает дешифрацию четырехразрядного двоичного кода за один период тактовой частоты.

В режиме регистра с дешифратором обеспечивается запись из ЭВМ в регистр информации (16) и дешифрация четырех разрядов двоичного кода за два периода тактовой частоты.

Помимо описанных функций, БИС воспринимает отдельным регистром признаков (22) два разряда с ШИ. Запись в регистр признаков (22) производится с помощью вентилях (17 и 18) одновременно с записью в регистр (16).

Регистр признаков используется для выдачи в УВЗ признаков логического сложения (ЛС) и логического умножения (ЛУ), необходимых для работы микросхем К536ИР1.

7.5.7. Питание микросхем БИС производится постоянным напряжением (-Е) и импульсным 5-фазным напряжением (Г1...Ф1) с тактовой частотой 50-100 кГц. Подложка микросхем должна быть соединена с положительным полюсом источника питания (контакт "Общий").

7.5.8. Распределение сигналов по контактам микросхем производится в таблице 12.

№ документа	55644	Дата	28.05.76
Всего листов	158	Исполнитель	16.10.76

ИУЗ 035. 253 ТО

1007  
64

Контакты микросхемы К536 ИКЗ

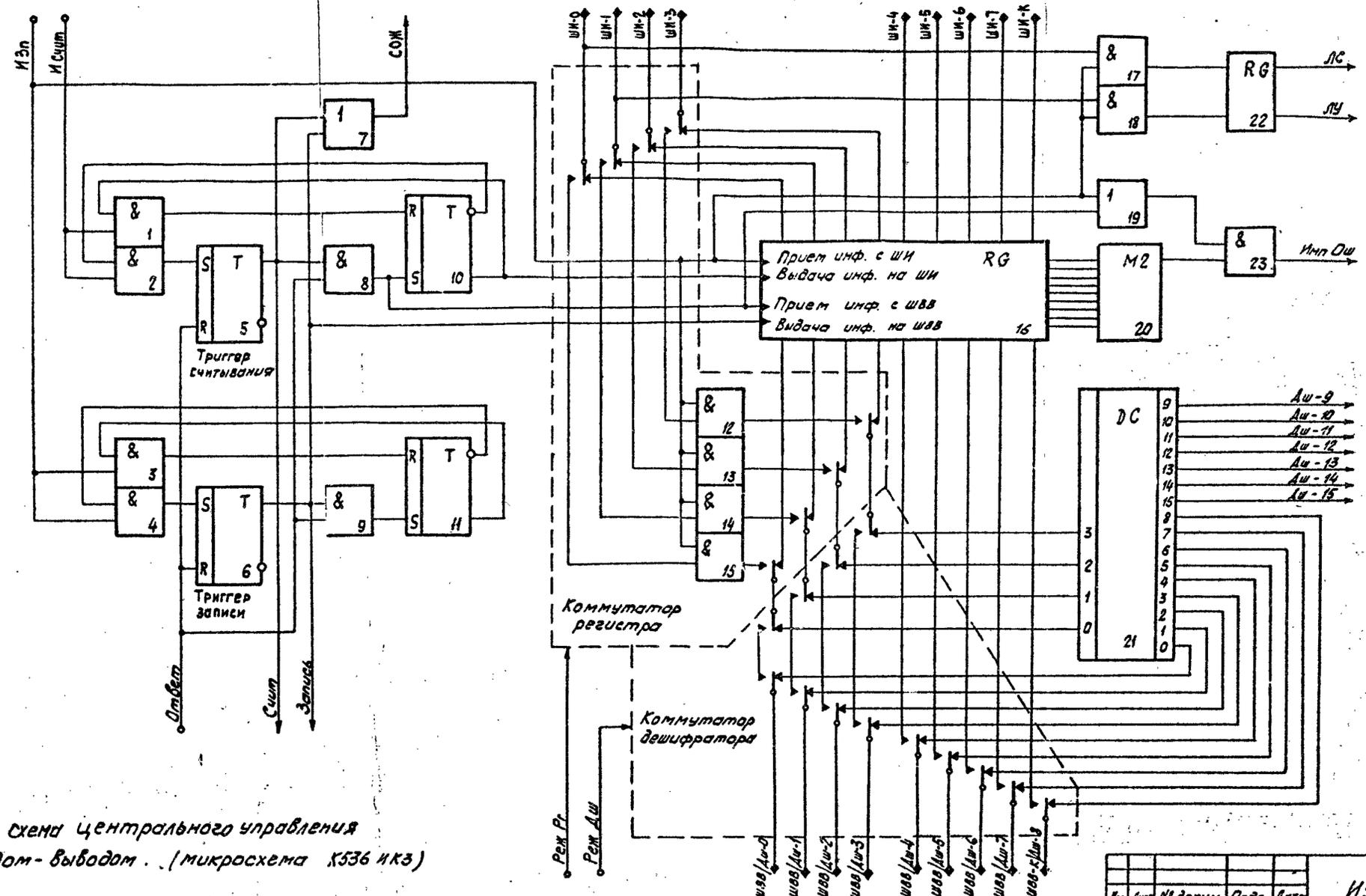
Таблица 12

Наименование сигнала	Контакты на корпусе	Наименование сигнала	Контакты на корпусе
Общий	25	Запись	11
Подложка	24	Счит	8
-Е	7	СОж	14
Ф1	4	Имп Оп	9
Ф2	15	ЛС	10
Ф3	3	ЛУ	12
Ф4	44	ШИВВ/ДШ-0	46
Ф5	43	ШИВВ/ДШ-1	41
Сброс	30	ШИВВ/ДШ-2	45
Рез Рг	2	ШИВВ/ДШ-3	39
Рез Дш	1	ШИВВ/ДШ-4	38
Имп Зап	17	ШИВВ/ДШ-5	36
Имп Счит	16	ШИВВ/ДШ-6	34
Ответ	13	ШИВВ/ДШ-7	28
ШИ-0	47	ШИВВ-К/ДШ-8	27
ШИ-1	48	ДШ-9	18
ШИ-2	40	ДШ-10	22
ШИ-3	42	ДШ-11	23
ШИ-4	37	ДШ-12	26
ШИ-5	35	ДШ-13	21
ШИ-6	33	ДШ-14	31
ШИ-7	32	ДШ-15	19
ШИ-К	29		

№ п.п. по плану			
05677	05677	05677	05677
Лист 1	Лист 1	Лист 1	Лист 1
Дата	Дата	Дата	Дата

КУЗ. 035. 253 Т0

65



Инв. № 1000  
 Дата и время  
 25.07.77  
 15.8  
 Введенный  
 М.И. Мухоморов  
 Подпись  
 М.И. Мухоморов

Рис 16. Структурная схема центрального управления вводом-выводом. (микросхема К536 ИК3)