

K539PB1A, K539PB1B

Микросхемы представляют собой программируемую диодную матрицу накопителя ПЗУ емкостью 256 бит. Программирование матрицы электрическое. Содержит 320 интегральных элементов. Корпус штырьковый с 36 выводами.

Назначение выводов: все плюсовые выводы диодов подключены к горизонтальным шинам (выводы 1, 2, 3, 4, нижнего ряда A; на корпусе выводы 1, 2, 3, 4, ряда B; выводы 1, 2, 3, 4, ряда C; выводы 1, 2, 3, 4, ряда D). Все минусовые выводы диодов подключены к вертикальным шинам (выводы 5, 6, 7, 8, 9 ряда A; выводы 5, 6, 7, 8, 9, ряда B; выводы 5, 6, 7, 8, 9 ряда C; выводы 5, 6, 7, 8, 9 ряда D). Выводы D6, D5, C6, C7, D9, D8, C5, D7, A5, A6, B6, B7, A9, A8, B5, A7 соответствуют матрице накопителя емкостью 256 бит; выводы B9, B8, C9, C8 соответствуют дополнительным шинам, которые могут быть использованы для проверки электрического режима программирования. Для программирования матрицы накопителя используются те же выводы, что и для считывания. По окончании записи информации в каждую ячейку необходимо подключать программируемый сигнал, не дожидаясь роста амплитуды до максимума.

Электрические параметры

Прямое падение напряжения на диоде при $I_{пр} = 1,5\text{мА}$	< 1,2 В
Суммарный обратный ток строки при $U_{обр} = 6\text{ В}$	< 5 мкА
Количество нулей в информационной части:	
K539PB1A	0
K539PB1B	< 15
Параметры программирующего импульса синусоидальной формы:	
Амплитуда (в течение 1с)	9...25 В
Частота следования при скважности 2	50 Гц
Мощность в импульсе	2...12,5 Вт

Предельно допустимые режимы эксплуатации

Обратное напряжение на диоде	7 В
Импульсный прямой ток	5 мА
Рассеиваемая мощность	50 мВт