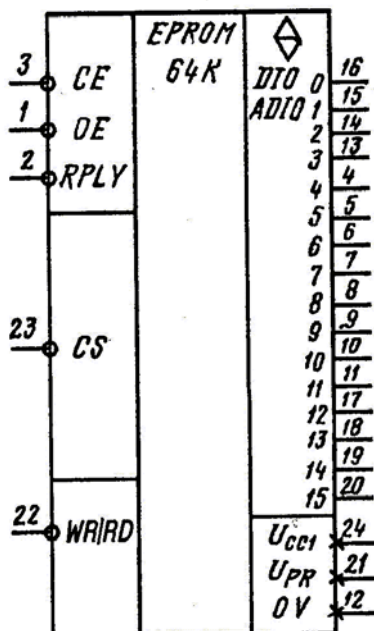


K573PФ3, K573PФ3A K573PФ3Б, K573PФ31, K573PФ31A, K573PФ31Б, K573PФ32, K573PФ32A, K573PФ32Б, K573PФ33, K573PФ34

Микросхемы представляют собой перепрограммируемое постоянное запоминающее устройство емкостью 64 кбит (4096x16) у K573PФ3, K573PФ3A, K573PФ3Б; емкостью 32 Кбит (2048x16) у K573PФ31, K573PФ31A, K573PФ31Б, K573PФ32, K573PФ32A, K573PФ32Б; емкостью 16 Кбит (1024x16) у K573PФ33, K573PФ34, с ультрафиолетовым стиранием и электрической записью информации. Выполнены по n-МОП технологии.

В состав ИС входят входные усилители; адресные регистры, блок формирования сигнала синхронизации; блок формирования сигнала выборки микросхемы; дешифраторы; блок управления выходными сигналами, матрицы ППЗУ, разрядные формирователи, усилители входных и выходных сигналов и выходной регистр. Предназначены для построения блоков памяти микро-ЭВМ. Входы и выходы в ИС совмещены, поэтому передача данных осуществляется в мультиплексном режиме. Три старших разряда используются для программирования кода микросхем, что обеспечивает выборку одной из 8 микросхем на общую магистраль без дополнительного дешифратора. В ИС используются 4 управляющих сигнала: "обмен" (обеспечивает запись адреса в входной регистр; "чтение-программирование" (определяет режим работы); "разрешение чтения" (используется для выдачи считанной информации на общую магистраль при наличии сигнала "обмен"); "ответ" (сопровождает информацию, поступающую из РПЗУ на общую магистраль).

K573PФ3 содержит 140 000 интегральных элементов; K573PФ31, K573PФ32 — 70 000, K573PФ33, K573PФ34 — 40 000. Корпус типа 210Б.24 -1.02. масса не более 5 г.



Назначение выводов K573PФ3

1 — вход сигнала чтения; 2 — выход сигнала ответа; 3 — вход сигнала синхронизации; 4, 5, 6, 7, 8, 9, 10, 11 — вход (выход) 4, 5, 6, 7, 8, 9, 10, 11 разрядов адреса-данных; 12 — общий; 13, 14, 15, 16 — вход (выход) 3, 2, 1, 0 разрядов адреса-данных; 17, 18, 19, 20 — вход (выход) 12, 13, 14, 15 разрядов адреса-данных; 21 — напряжение питания ($U_{п2}$, $U_{пр}$); 22 — сигнал запись-считывание; 23 — сигнал выбора микросхем; 24 — напряжение питания ($U_{п1}$)

Примечание. У K573PФ31 вывод 17 не используется и соединен с выводом 24; у K573PФ32 вывод 17 не используется и соединен с выводом 12; у K573PФ33 выводы 11 и 17 не используются и соединены с выводом 24; у K573PФ34 выводы 11 и 17 не используются и соединены с выводом 12.

Электрические параметры

Номинальное напряжение питания:

в режиме чтения:

$U_{п1}$	$5 В \pm 5\%$
$U_{п2}$	$5 В \pm 10\%$

в режиме программирования информации и кода микросхем:

$U_{п1}$	$5 В \pm 5\%$
$U_{п2}$ (импульсное)	$18 В \pm 5\%$

Выходное напряжение низкого уровня	$< 0,5 В$
Выходное напряжение высокого уровня	$> 2,4 В$
Ток потребления в режиме программирования	$< 40 мА$
Динамический ток потребления	$< 80 мА$
Входной ток низкого (высокого) уровня	$< 1 мкА$
Время выборки адреса	$< 450 нс$
Время выборки разрешения:	
K573PФ3, K573PФ31, K573PФ32	$< 400 нс$
K573PФ3A, K573PФ31A, K573PФ32A	$< 550 нс$
K573PФ3Б, K573PФ31Б, K573PФ32Б	$< 800 нс$

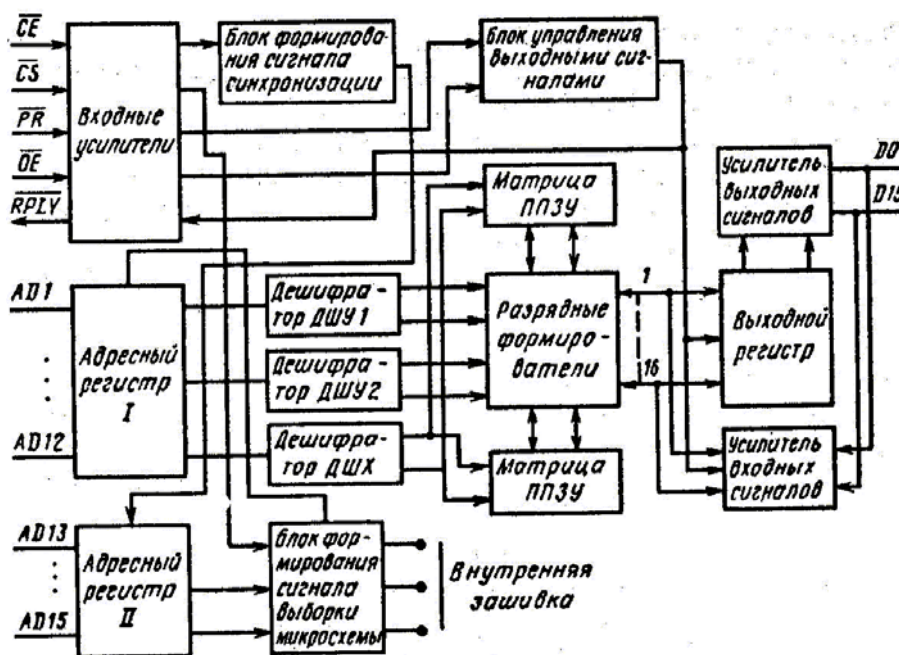
K573PФ33, K573PФ34	< 400 нс
Время сохранения выходной информации после сигнала чтения	< 100 нс
Время хранения информации	< 15 000 ч
Количество циклов перезаписи	10
Время записи информации	< 50 мс
Время стирания информации	30...60 мин
Время записи информации по одному и тому же адресу	10...150 нс
Параметры УФ - источника:	
длина волны	400 нм
интегральная доза облучения при энергетической освещенности 100 Вт*м ²	10 Вт*с*см ²
Адресация ячеек:	
K573PФ3, K573PФ3A, K573PФ3B	0...4096
K573PФ31, K573PФ31A, K573PФ31B	0...2047
K573PФ32, K573PФ32A, K573PФ32B	2048...4096
K573PФ33	0...1023
K573PФ34	2048...3072
Время программирования	40 с

Предельно допустимые режимы эксплуатации

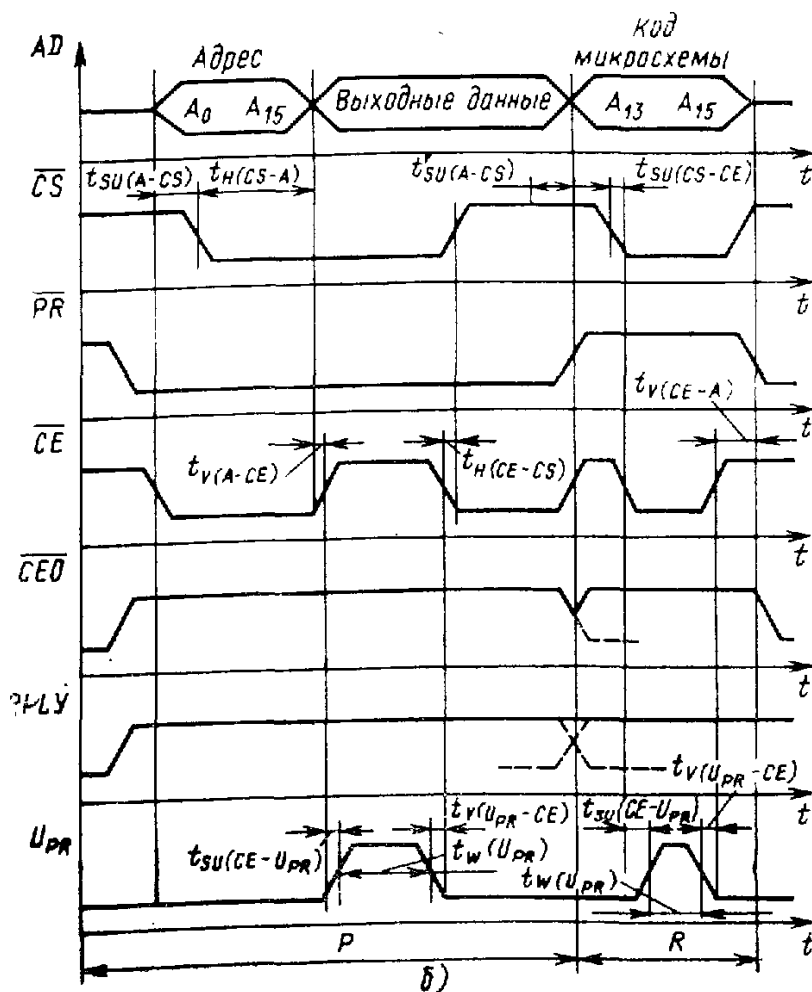
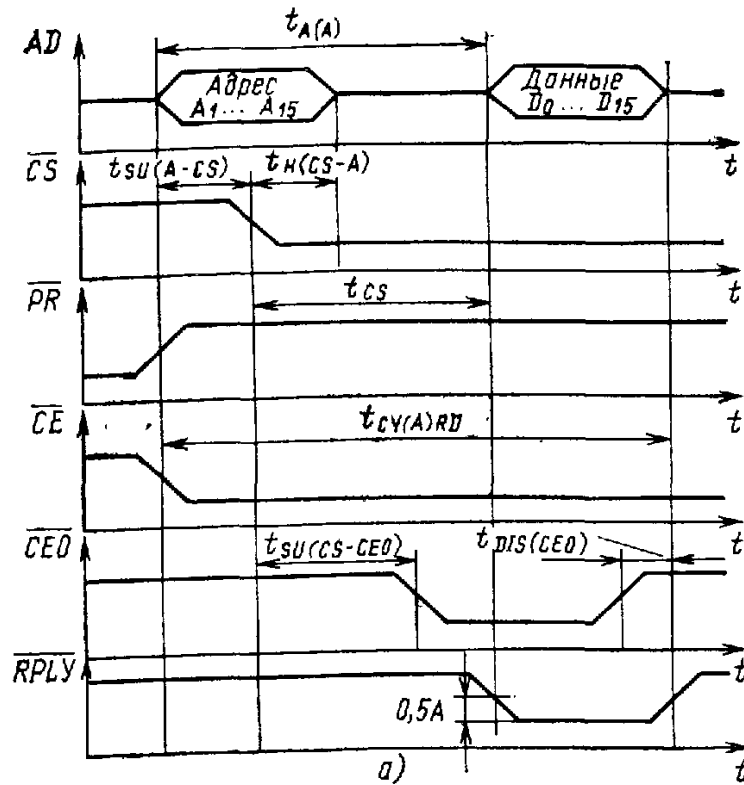
Напряжение питания в режиме считывания $U_{п1}$	4,75...5,25 В
Напряжение питания в режиме программирования $U_{п2}$	18...19,8 В
Напряжение сигнала входной информации:	
низкого уровня	< -0,3 В
высокого уровня	< 5,25 В
Значение статического потенциала	200 В
Емкость нагрузки	< 60 пФ
Температура окружающей среды	-10...+70 °С

Рекомендации по применению

Потребителю схемы поставляются с полем высокого уровня. При записи кода микросхемы на вывод 1 подается +5 В; при перезаписи A12 на A0 на вывод 1 подается низкий уровень. Вывод 2 следует подключать через нагрузочный резистор 1,3 кОм ± 10% к источнику питания $U_{п1}$.



Временные диаграммы работы микросхемы К573РФ3



а — режим считывания; б — режим программирования (P — при программировании информации, R — при программировании кода микросхемы)

Микросхема имеет встроенные средства сопряжения с магистралью по интерфейсу, определенному ГОСТ 26765. 51—86. Кроме того, микросхема имеет встроенное программируемое трехразрядное устройство для записи собственного адреса (номера) микросхемы $A_{мс}$ и схему сравнения для опознавания своего адреса в потоке адресных кодов, поступающих из магистрали.

Микросхема имеет совмещенные адресные и информационные выходы, которыми ее подключают к общей шине «Адрес—Данные» магистрали. Код адреса состоит из двух частей: $AD_{15}...AD_{13}$ — код адреса микросхемы; $AD_{12}...AD_1$ — код адреса выбираемой ячейки памяти; разряд A_0 в адресном коде может иметь произвольное значение.

Эти же выходы используются для ввода данных при программировании $DI_0...DI_{15}$ и вывода считываемых данных $DO_0...DO_{15}$. Коды адреса и данных разделены во времени.

Для управления работой микросхемы служат следующие сигналы: CE — синхронизация, CS — выбор микросхемы, PR — программирование (запись); OE — разрешение выхода (считывание). Названные сигналы являются входными для микросхемы и выполняют следующие функции (в режиме считывания): по сигналу CE (соответствует сигналу SYN линии управления) начинается обмен информацией ПЗУ с магистралью, сигнал OE (соответствует сигналу RD) определяет момент передачи данных от ПЗУ в магистраль, сигнал CS открывает доступ к микросхеме.

В режиме считывания микросхема формирует сигнал ответа $RPLY$, который сопровождает выдаваемые в магистраль данные. Состояния сигналов управления в различных режимах работы микросхемы приведены в таблице:

Сигнал	Запись адреса $A_{мс}$	Запись данных	Считывание	Хранение
\overline{C}	0	0	0	1
\overline{CS}	0	1	0	1
\overline{OE}	1	1	0*	1
\overline{PR}	1	0	1	0
$U_{PR, B}$	18*	18*	5	5
\overline{ADIO}	$\overline{A_{13}} \dots \overline{A_{15}}$	$\overline{A_1} \dots \overline{A_{15}}$ $\overline{DI_0} \dots \overline{DI_{15}}$	$\overline{A_1} \dots \overline{A_{15}}$ $\overline{DO_0} \dots \overline{DO_{15}}$	X
\overline{AN}	1	1	0	1
$t_w, мс$	50	50	0,45 мкс	—

При реализации управления необходимо иметь в виду, что совмещенные адресные и информационные выходы $ADIO$ работают в мультиплексном режиме: вначале на них поступают адресные сигналы, затем выводятся (при чтении) сигналы кода данных. Процесс адресного обращения происходит в следующем порядке. Вначале на входы микросхемы поступает код адреса $AD_{15}...AD_1$ и сигнал $CS = 0$. В микросхеме принятый с адресной шины код $AD_{13}...AD_1$ сравнивается с собственным адресом $A_{мс}$ и при совпадении с поступлением сигнала синхронизации CE (SYN) код адреса $AD_{15}...AD_1$ записывается во внутренний регистр. Для надежной записи необходимо адресные сигналы сохранять относительно перепада H/L сигнала CE на время $t_{H(C-A)} = 50$ нс. После этого адресные сигналы снимаются и выходы переходят в Z -состояние в ожидании выдачи данных в магистраль. Считанные из накопителя данные размещаются во внутреннем регистре данных и появляются на выходах по сигналу $OE = 0$ через время $t_{A(OE)}$.

В режиме записи данных при программировании адресное обращение осуществляют аналогично режиму считывания. При поступлении записываемого кода данных сигнал CS принимает состояние лог. 1. Этот режим осуществляют при сигнале $PR = 0$.

Для записи кода $A_{мс}$ необходимо на выходы $AD_{13}...AD_{15}$ подать сигналы кода $A_{13}...A_{15}$, а также сигналы управления.

Наличие программируемого адресного устройства и селектора адреса позволяет без дополнительного оборудования объединять до восьми микросхем путем их непосредственного подключения к магистрали. Микросхема совместима по разводке выводов и сигналам с микросхемами $KP537PY_{11}$, $K1809PY_1$, $K1809PE_1$, $K1801PE_1$, $K1801PE_2$, $KP588PE_1$, что делает возможным создание универсальных модулей ЗУ на основе стандартного параллельного магистрального интерфейса с объединенной шиной адреса и данных.