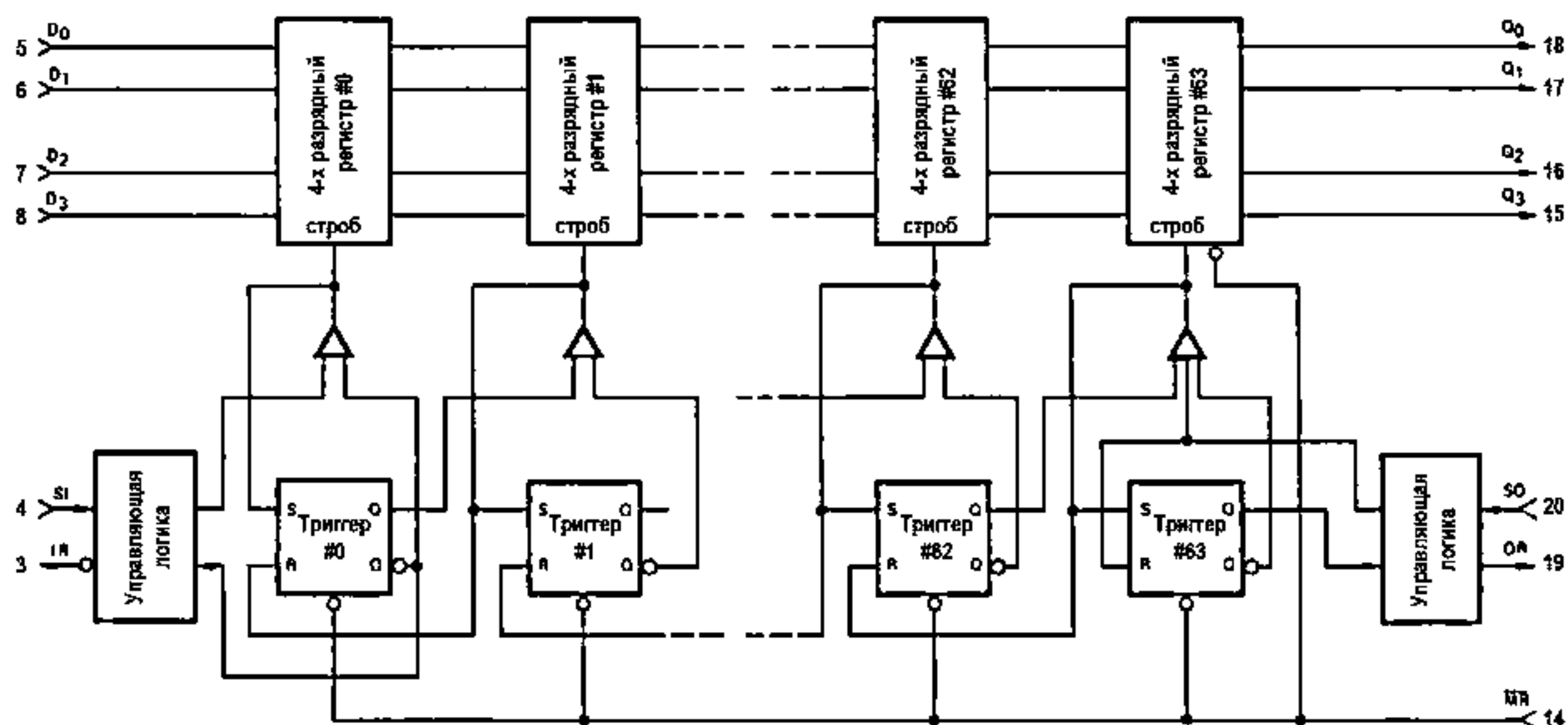


КМ536ИР2

Общее описание

Микросхема представляет собой асинхронную последовательную память регистрового типа FIFO (первым вошел первым вышел) организованную как 64 последовательно включенных 4-х разрядных регистра. Входы и выходы полностью независимы (могут иметь отдельные тактовые частоты), что позволяет применять 536ИР2 в качестве асинхронного буфера. Специальные встроенные входные подтягивающие цепи и ТТЛ-совместимые выходные буферные каскады обеспечивают прямое сопряжение по входу и выходу с биполярными логическими схемами без применения внешних компонентов. Сигналы управления рассчитаны на вертикальное и горизонтальное каскадирование ИС. Корпус типа 2108.22-1, масса не более 2,5 г.



Структурная схема К536ИР2

Назначение выводов

#	Назначение
1	напряжение питания $U_{п2}$ (+5 В)
2	напряжение питания $U_{п1}$ (-12 В)
3	выход готовность входного буфера IR
4	сдвиг входной информации SI
5	информационный вход D0
6	информационный вход D1
7	информационный вход D2
8	информационный вход D3
9	общий
10	п.с.
11	п.с.
12	п.с.
13	п.с.
14	вход сброс
15	информационный выход Q3
16	информационный выход Q2
17	информационный выход Q1
18	информационный выход Q0
19	выход готовность выходного буфера OR
20	сдвиг выходной информации SO
21	п.с.
22	п.с.

Электрические параметры

Напряжение питания $U_{п1}$	-12 В
Напряжение питания $U_{п2}$	+5 В
Потребляемая мощность	<0,5 Вт
Разрядность	4 бит
Тактовая частота	<700 МГц

Чертеж корпуса

Металлокерамический корпус типа: 2108.22-1

