

КМ1506ВГЗ, КР1506ВГЗ

Микросхемы представляют собой контроллер пульта дистанционного управления и предназначены для применения в системах дистанционного управления телевизором.

ИС могут работать в двух режимах: дежурном, при котором только часть системы подключена к дежурному источнику пита-

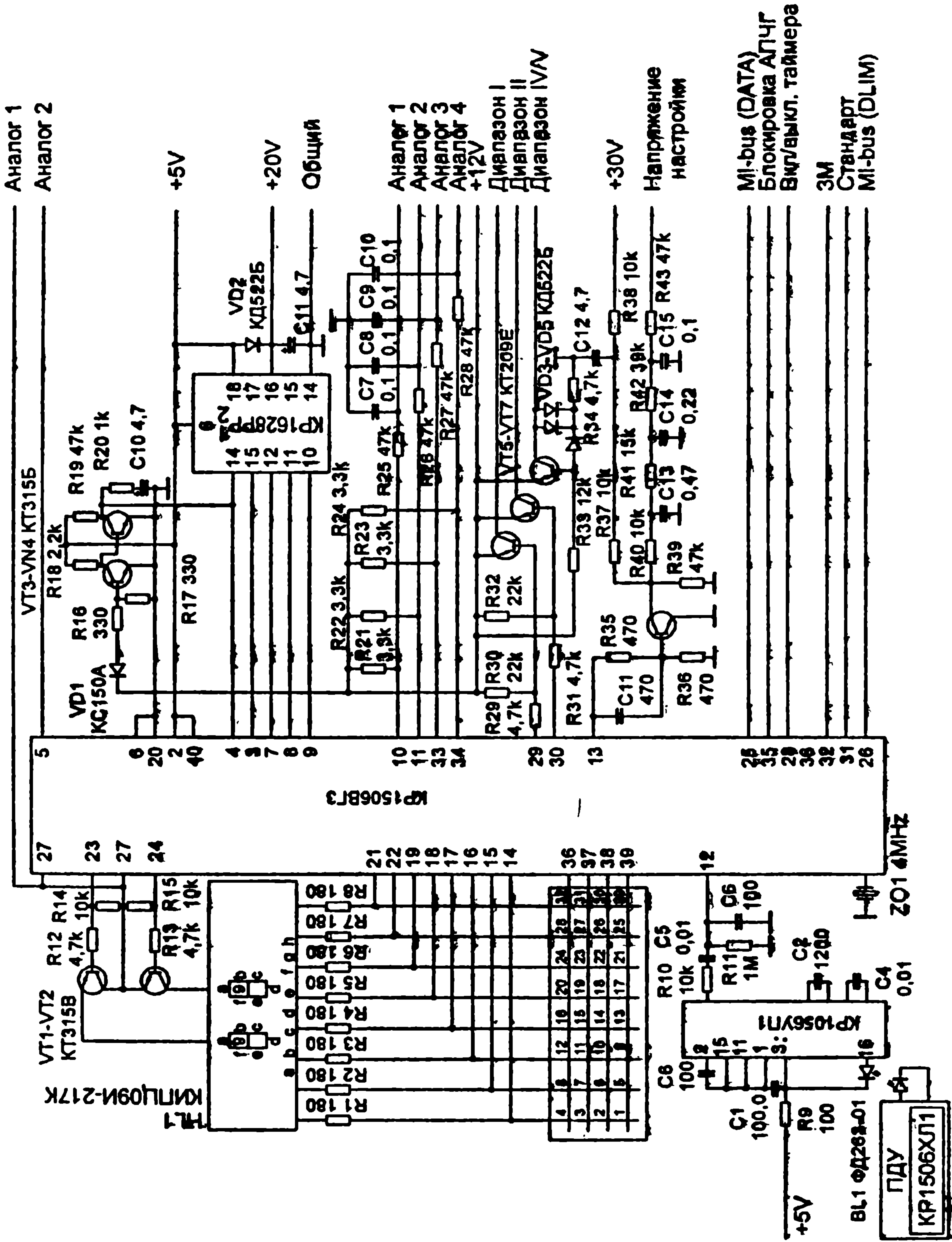
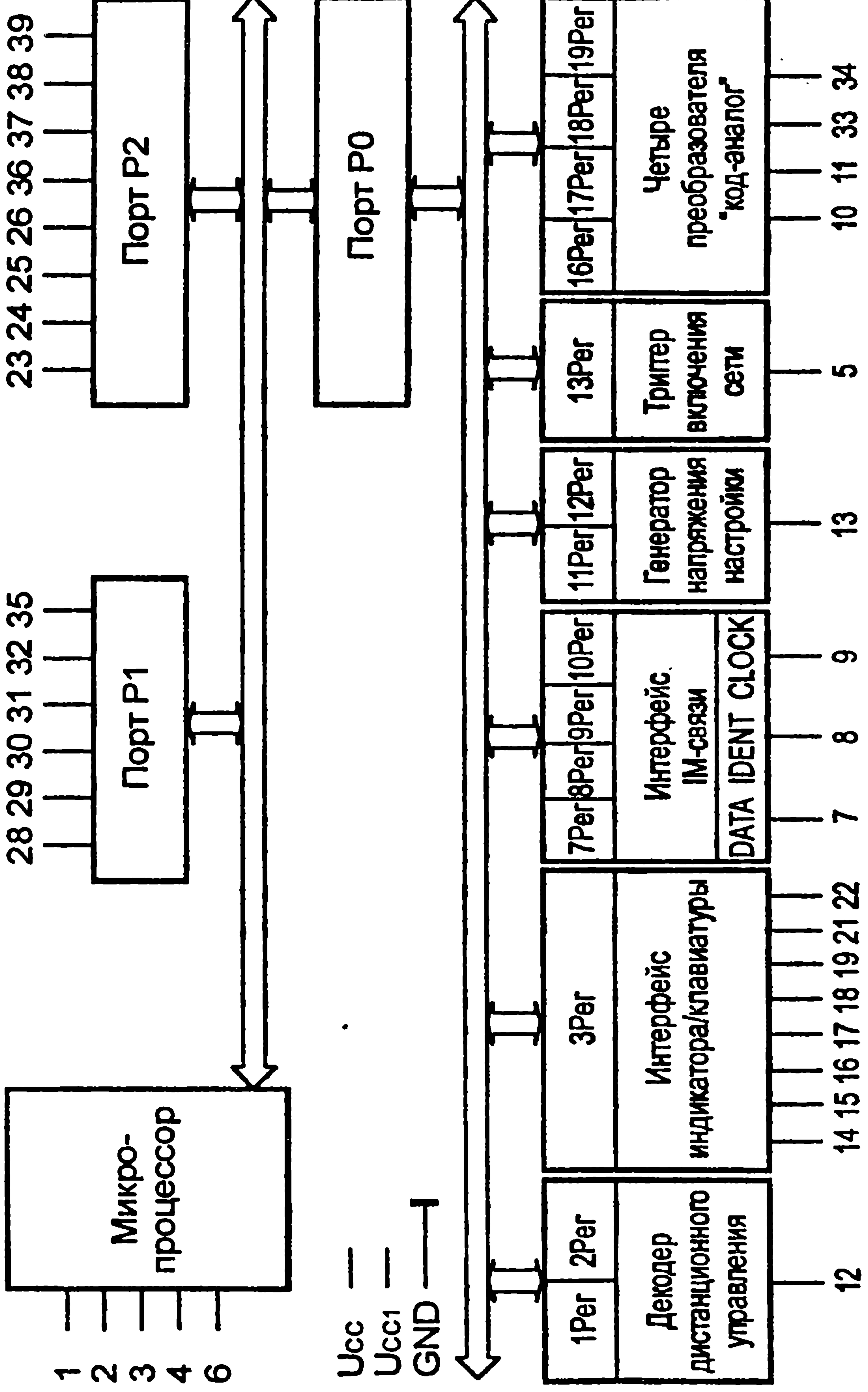


Схема включения КР1506ВГЗ



Структурная схема КР1506ВГ3

ния (пульт дистанционного управления — ПДУ находится в режиме ожидания) и основном, в котором микроконтроллер полностью включен и выполняет команды пользователя по управлению и настройке работы телевизора. Структурные особенности ИС обусловлены требованиями, предъявляемыми к современным ПДУ: различные конфигурации систем управления, в том числе возможность управления как с клавиатуры команд (8×4), расположенной в телевизоре, так и с ПДУ, различные модификации потребительских функций.

ИС обеспечивают выполнение следующих функций: 55 каналов приема телевизионных программ; частотные диапазоны I, II, III – метровые IV, V – метровые; грубая настройка частоты приемника; автоматическое отключение АПЧГ при настройке частоты и ее включение после завершения настройки; 4 аналоговых настройки насыщенности, контрастности, яркости и громкости; запись в память произведенных настроек и регулировок; выбор стандарта телевидения; установка специального режима AUDIO/VIDEO с выдачей команды АПЧ и Ф; режим НОРМ, позволяющий производить восстановление предыдущих регулировок насыщенности, контрастности, яркости и громкости, хранящихся в памяти; выключение телевизора (перевод в дежурный режим) с установкой всех четырех аналоговых регулировок в минимальное положение; включение телевизора (перевод из дежурного в рабочий режим); режим ТАЙМЕР, переводящий телевизор в дежурный режим через 5 мин после окончания трансляции телепрограммы по принимаемому каналу; наличие сервисного режима, позволяющего модифицировать с ПДУ потребительские функции.

В соответствии с функциональным назначением ИС включают следующие устройства: 8-разрядный микропроцессор; память программ (ПЗУ); память данных (ОЗУ); 3 порта ввода/вывода; интерфейс линии связи ИМ; декор дистанционного управления, преобразователь напряжения настройки; 4 преобразователя аналоговых регулировок; триггер включения основного питания; регистр семисегментного индикатора.

Микропроцессор по разрядности, структуре и систем команд полностью соответствует микропроцессорам микроконтроллеров КР1816ВЕ1 и I8048 за исключением команд JNTO, INT1, JT0, JT1, JN1, EN1, STRT CNT, ENTO CLK и соответствующих им схемных элементов.

Память программ предназначена для хранения и считывания команд, которые поступают в микропроцессор и управляют процессом обработки информации. Блок состоит из ПЗУ, счетчика

команд, дешифраторов адреса и команд. Общий объем адресуемой памяти программ — 6,5 кбайт.

Память данных (ОЗУ) предназначена для записи, хранения и считывания исходных, промежуточных и итоговых данных, получаемых в процессе обработки информации, и содержит 120 байт ОЗУ, разбитых, как и в микроконтроллере КР1816ВЕ48, на 2 банка регистров общего назначения и 16-разрядный стек. Отличием является только способ подключения питания к ячейкам ОЗУ. Для обеспечения возможности хранения информации в дежурном режиме в ИС имеются 2 вывода подключения питания (основного и дежурного режимов).

Порты ввода/вывода служат для организации обмена информацией микропроцессора с внешними устройствами. Микропроцессор имеет 3 порта: *P0* — двунаправленный, *P1* и *P2* — квазидвунаправленные. Структура и функции портов ИС аналогичны портам КР1816ВЕ48. Через порт *P0* организуется связь со всеми периферийными устройствами микроконтроллера.

Интерфейс линии связи *IM* предназначен для организации связи с электрически перепрограммируемым ПЗУ, которое запоминает и хранит данные аналоговых настроек, и имеет 3 линии: тактовую (*CLOCK*), распознавания (*IDENT*), и данных (*DATA*). Линии *IDENT* и *CLOCK* — однонаправленные, линия *DATA* — двунаправленная, по ней передаются адреса линии связи (запись или чтение), адрес памяти или данные. Декодер дистанционного управления принимает командное слово как в дежурном, так и в основном режимах работы. Все кодовые последовательности, посланные передатчиком, принимаются декодером и анализируются на правильность принятой команды и расшифровываются.

Регистр 7-сегментного индикатора рассчитан на работу с двухразрядным светодиодным индикатором и клавиатурной матрицей 8×4. Опрос клавиатуры и индикация происходят в мультиплексном режиме, частота опроса и варианты подключения зависят от программного обеспечения микроконтроллера. Регистр индикатора имеет адрес третьего внешнего регистра микроконтроллера.

Напряжение для аналоговых регулировок генерируется как последовательность импульсов с переменной скважностью, с дискретностью 64 шага.

Содержат 108 000 интегральных элементов. Корпус типа 2123.40-2, масса не более 10 г.

Назначение выводов: 1 — вход кварца; 2 — вход тестирования; 3 — выход такта $f_c/4096$; 4 — вход начальной установки; 5 — вход/выход сетевого выключателя; 6 — вход тестирования;

7 — вход/выход данных IM шины; 8 — выход идентификации IM шины (*IDENT*); 9 — выход тактирования IM шины (*CLOCK*); 10, 11 — выходы аналоговые; 12 — вход дистанционного управления; 13 — выход генератора напряжения надстройки; 14...19 — выходы сегментов A, B, C, D, E, F; 20 — общий; 21, 22 — выходы сегментов H, G; 23 — выход левого разряда индикатора; 24 — выход правого разряда индикатора; 25 — выход коммутатора видеосигнала/выход шины MI (*DATA*); 26 — выход шины MI (*DLIM*); 27 — напряжение питания дежурного режима; 28 — вход включающего таймера и эхо настройки; 29, 30 — выходы переключателя диапазона; 31 — выход стандарта; 32 — выход включения видеомэгнитофона; 33, 34 — выходы аналоговые; 35 — выход управления; 37...39 — входы клавишного поля; 40 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение высокого уровня:	
на выводе 5	≥ 4,25 В
на выводах 3, 13, 23...26, 36...39	≤ 2,6 В
на выводах 7, 8, 9	≤ 2,6 В
Ток потребления при $U_{\text{п}} = 5, 25$ В:	
по выводам 2, 40	≤ 115 мА
по выводу 27	≤ 20 мА
Выходной ток низкого уровня:	
по выводам 7, 8, 9	≤ 4 мА
по выводам 23...26, 36...39	≤ 0,8 мА
Ток утечки высокого уровня на входе по выводу 4	≤ 10 мкА
Ток утечки высокого уровня на выходе по выводам 10, 11, 14...19, 21, 22, 28...35	≤ 20 мкА
Частота следования импульсов тактовых сигналов f_c памяти (вывод 3)	0,9...1,1 кГц
Время выборки данных	≤ 3 мкс
Время задержки тактирования сигнала <i>CLOCK</i> относительно сигнала <i>IDENT</i>	0 мкс
Длительность сигнала <i>CLOCK</i> низкого (высокого) уровня	≥ 3 мкс
Время установления входного сигнала <i>IDENT</i> относительно сигнала <i>CLOCK</i>	0 мкс
Время установления входного сигнала <i>CLOCK</i> относительно сигнала <i>IDENT</i>	≥ 1,5 мкс

Время установления входного сигнала <i>IDENT</i> относительно сигнала <i>CLOCK</i> (конец линии)	≥ 6 мкс
Время установления входного сигнала <i>DATA</i> относительно сигнала <i>CLOCK</i>	$0; \geq 3$ мкс
Длительность сигнала <i>IDENT</i> (конец линии)	≥ 3 мкс
Длительность сигнала <i>ALE</i> высокого уровня	$\geq (4T_c - 470)$ нс
Длительность сигнала \overline{PME} низкого уровня	$\geq (6T_c - 200)$ нс
Длительность сигнала $\overline{WR}, \overline{RD}$ низкого уровня	$\geq (5T_c - 200)$ нс
Минимальное время цикла	$\leq 15 T_c$ нс
Время задержки сигнала <i>ALE</i> относительно сигналов адреса <i>DB</i> (0...7)	$\geq (2,5T_c - 110)$ нс
Время задержки сигналов адреса <i>DB</i> (0...7) относительно сигнала <i>ALE</i>	$\geq (0,5T_c - 40)$ нс
Время задержки сигнала \overline{WR} относительно сигналов данных <i>DB</i> (0...7)	$\geq (6T_c - 200)$ нс
Время задержки сигналов данных <i>DB</i> (0...7) относительно сигнала \overline{WR}	$\geq (0,5T_c - 40)$ нс
Время задержки сигналов адреса порта <i>P2</i> (0-3) относительно сигнала <i>ALE</i>	$\geq (7,5T_c - 220)$ нс
Время задержки сигнала \overline{WR} относительно сигналов адреса <i>DB</i> (0...7)	$\geq (5,5T_c - 150)$ нс
Время задержки сигнала <i>ALE</i> относительно сигналов данных порта <i>P2</i> (0-3)	$\geq (3,5T_c - 200)$ нс
Время задержки сигнала \overline{RD} относительно сигналов адреса <i>DB</i> (0...7)	$\geq (2,5T_c - 40)$ нс
Время задержки сигнала \overline{RD} относительно сигнала <i>ALE</i>	$\geq (3T_c - 75)$ нс
Время задержки сигнала <i>ALE</i> относительно сигнала \overline{RD}	$\geq (0,5T_c - 40)$ нс
Время задержки сигнала \overline{PME} относительно сигнала <i>ALE</i>	$\geq (1,5T_c - 75)$ нс
Время задержки сигнала <i>ALE</i> относительно сигнала \overline{PME}	$\geq (3,5T_c - 40)$ нс
Время задержки сигнала \overline{PME} относительно сигналов адреса <i>DB</i> (0...7)	$\geq (T_c - 40)$ нс
Время установления сигналов данных <i>DB</i> (0...7) относительно сигнала \overline{PME}	$\geq (4,5T_c - 170)$ нс
Время сохранения сигналов данных <i>DB</i> (0...7) относительно сигналов \overline{PME} и \overline{RD}	$0...50$ нс
Время установления сигналов данных <i>DB</i> (0...7) (0...7) относительно сигнала \overline{RD}	$\geq (6T_c - 170)$ нс
Время установления сигналов данных <i>DB</i> (0...7) относительно сигналов адреса <i>DB</i> (0...7)	$\leq (11,5T_c - 200)$ нс

Время задержки сигнала ALE относительно сигнала порта $P2(0-1)$	$\geq (2,5T_c - 50)$ нс
Время задержки сигналов данных относительно сигналов адреса $DB(0...7)$	$\geq (3T_c - 50)$ нс
Время установления сигнала EMA относительно сигнала \overline{SR}	$\geq 15T_c$ нс
Время установления сигнала \overline{SR} относительно сигналов адреса $DB(0...7)$	$\geq 18T_c$ нс
Время сохранения сигнала \overline{SR} относительно сигналов адреса $DB(0...7)$ и сигналов адреса порта $P2(0-1)$	$\geq (T_c - 50)$ нс
Время установления сигнала ALE относительно сигналов адреса $DB(0...7)$	$\geq (2,5T_c - 50)$ нс
Время установления сигнала \overline{SR} относительно сигналов адреса порта $P2(0-1)$	$\geq (32,5T_c - 50)$ нс
Входная емкость на выводе 4	≤ 10 пФ
Входная емкость на выводах 8...11, 13	≤ 15 пФ
Емкость входа/выхода на выводах 14...19, 21, 22, 28...35	≤ 15 пФ

Примечание. $T_c = 1/f_c$.

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
в предельном режиме	≤ 6 В
Входное напряжение высокого уровня:	
на выводе 4	1,8... U_n В
на остальных выводах	$\geq 2,4$ В
Входное напряжение низкого уровня	0...0,8 В
Перепад входного напряжения на выводе 12	$\geq 1,4$ В
Напряжение:	
на любом входе	0...5,25 В
в предельном режиме	-0,3...+6 В
Входной ток низкого уровня:	
по выводам 7, 8, 9	≤ 4 мА
по выводам 23...26, 36...39	$\leq 0,8$ мА
Время нарастания и спада входного сигнала	≤ 15 нс
Частота следования импульсов тактовых сигналов на выводе 1	3,5...4,6 МГц
Длительность импульса на выводе 12	9...12,5 мкс
Емкость нагрузки на выводе 7	≤ 300 пФ
Емкость нагрузки на выводах 3, 13	≤ 150 пФ
Температура окружающей среды	-10...+70 °С

Рекомендации по применению

Допустимое значение статического потенциала 100 В.

Порядок подачи $U_{\text{п}}$ и входных сигналов: питание дежурного режима (вывод 27), $U_{\text{п}}$ (вывод 40), напряжение сигнала начальной установки (вывод 4), напряжение управления входом сетевого выключателя (вывод 5). Порядок отключения — обратный порядок подачи. Частота следования импульсов тактовых сигналов $f_{\text{с}}$ определяется параметрами кварца, подключенного к ИС. Температура пайки не выше 265 °С продолжительностью не более 2,5 с. Число допускаемых перепаек выводов при проведении монтажных работ не более трех. Начинать пайку рекомендуется с выводов питания.