

**Н.ШЕВЧЕНКО,**  
394000, г.Воронеж, ул.Комиссаржевской, 1 - 59.  
Тел. (0732) 55-27-68; 532-82-16,  
АО "Лигстрем", г.Зеленоград.

# ИНТЕРГРАЛЬНАЯ МИКРОСХЕМА KP1806XM1-584

## ОБЩИЕ СВЕДЕНИЯ

Матричная большая интегральная микросхема (МБИС) KP1806XM1-584 представляет собой кодер-декодер, в котором в качестве помехоустойчивых кодов выбраны блоковые коды (7,4). МБИС предназначена для приема-передачи цифровой информации в адресных системах связи, таких как системы персонального поиска; персонального вызова; телесигнализации (сбора цифровой информации от удаленных объектов); телеконтроля различными объектами. В качестве физического канала связи может быть использован любой: проводной, радио, оптический, инфракрасный, акустический, ультразвуковой и др. МБИС KP1806XM1-584 является функциональным аналогом МБИС 1806ВИ1-003, широко используемой в связной аппаратуре. Ее возможности расширены за счет введения второго блокового кода и режима приема-передачи цифровой информации произвольного объема.

Применение МБИС в электронных кодовых замках обеспечивает не менее 30 млн. параллельных выбора ключа. Применение МБИС в сигнально-противоугонных радиоустройствах, работающих на одной рабочей ча-

стоте, позволяет за счет кодового разделения адресов организовать работу до 16,8 млн. абонентов.

МБИС выполнена по КМОП технологии, которая обеспечивает малое потребление энергии (ток потребления не более 1 мА при напряжении питания  $5V \pm 10\%$  и температуре  $25 \pm 10^\circ C$ ). Широкий диапазон напряжения питания – от 3,5В до 10В. Ввиду этого МБИС может эффективно использоваться в аппаратуре средств связи, к которой предъявлены жесткие массогабаритные и энергетические требования.

Электрическая схема МБИС содержит около 1,5 тысяч вентилей. Это эквивалентно 50 микросхемам малой и средней степени интеграции серии K561.

## ЦИФРОВОЙ КАНАЛ СВЯЗИ С КОДИРОВАНИЕМ

Основным средством, обеспечивающим высокую помехоустойчивость системы связи, является введение избыточности, которая необходима для обнаружения и исправления ошибок, возникающих в канале связи при передаче сообщения. Предположим, что по каналу связи передается последовательность двоичных цифр, которая под-

воздействием помех искажается таким образом, что переданная единица ошибочно воспринимается как нуль, или переданный нуль распознается как единица. Хотя подобные ошибки нельзя предотвратить, использование помехоустойчивого кодирования позволяет ограничить их вредное воздействие.

Структурная схема цифрового канала связи с кодированием представлена на рис.1. Здесь в качестве кодера и декодера используется м/с KP1806XM1-584. Источник цифровой информации вырабатывает последовательность двоичных символов, которая поступает на вход кодера, где для уменьшения влияния помех она подвергается помехоустойчивому кодированию. В результате на выходе кодера за счет введения дополнительных символов получаются помехоустойчивый код.

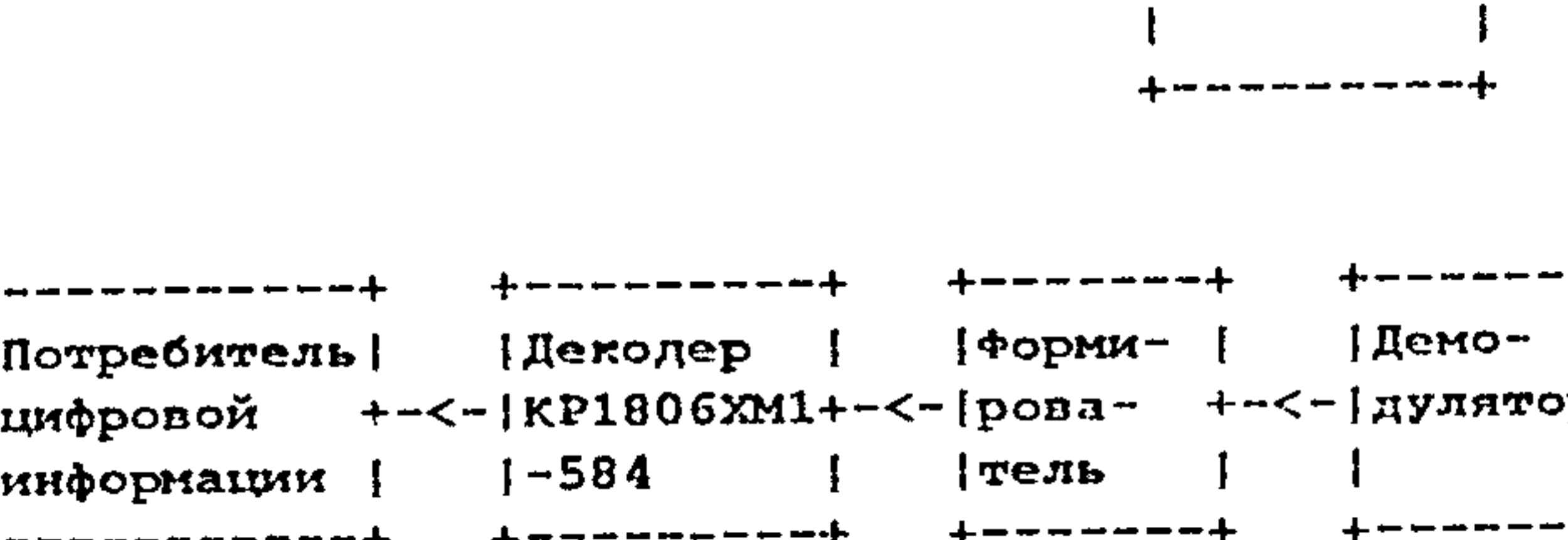
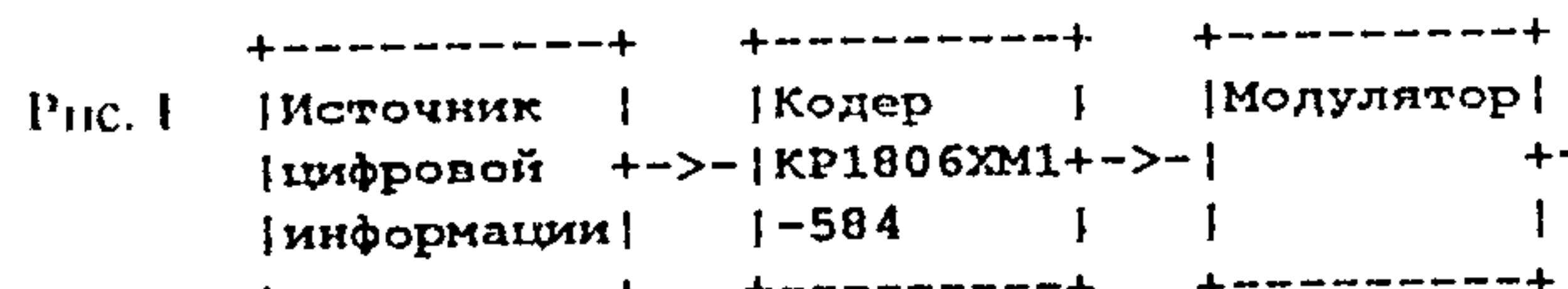
Помехоустойчивый код всегда содержит избыточную информацию, которая позволяет уменьшить нежелательное влияние помех благодаря способности кода обнаруживать, а если необходимо и исправлять ошибки.

Двоичная последовательность поступает на вход модулятора, в котором происходит изменение параметров последовательности в соответствии с изменениями на входе кодера. С выхода модулятора двоичная последовательность поступает на передатчик, где она преобразуется в сигнал. В общем случае сигналы, излученные в среду распространения, претерпевают в ней ослабление и искажения за счет помех. Поэтому сигналы, приходящие в точку приема, могут существенно отличаться от излучаемых передатчиком не только своей энер-

гией, но и статистическими характеристиками и спектральным составом. Будем считать, что помехи аддитивны, а на входе приемника действует непрерывный случайный процесс. Приемник должен принять смесь сигнала и помехи преобразовать в дискретное сообщение, соответствующее переданному. С выхода демодулятора сигнал подается на формирователь, где он преобразуется в двоичные импульсы. Образованная двоичная последовательность подается на вход декодера. В обязанности декодера входит выделение из избыточного помехоустойчивого кода цифровой информации и передача ее потребителю.

Рассмотрим правила декодирования. Пусть передается кодовое слово, содержащее  $n$  символов. Если канал достаточно зашумлен, независимо от переданного кодового слова на выходе приемника может быть получена любая из  $2^n$  двоичных последовательностей длины  $n$ . Но приему  $n$  символов декодер должен попытаться решить, какое кодовое слово передавалось из  $2^k$  возможных кодовых слов, где  $k$  – количество информационных символов в кодовом слове.

Алгоритм, при котором декодер каждое полученное слово исправляет в одно из возможных, называют полным. В полном декодировании отказ от декодирования невозможен. Альтернативный алгоритм – обнаружение ошибок. Обнаружение ошибок по своей природе является более простой задачей чем исправление ошибок и требует более простого схемотехнического решения. Как правило при передаче команд управления очень высокие требования предъявляются к достоверности принятого сообщения. В таких случаях ошибка декодирования равносильна катастрофе, тогда как отказ от декодирования (в случае обнаружения ошибки) может принести лишь к игнорированию команды. Эту неприятность обычно ликвидируют простым повторением команды управления. В такого рода приложениях предпочтительнее умышленно отказаться от декодирования любого достаточно подозрительного слова. В микросхеме KP1806XM1-584 реализован алгоритм обнаружения ошибок.



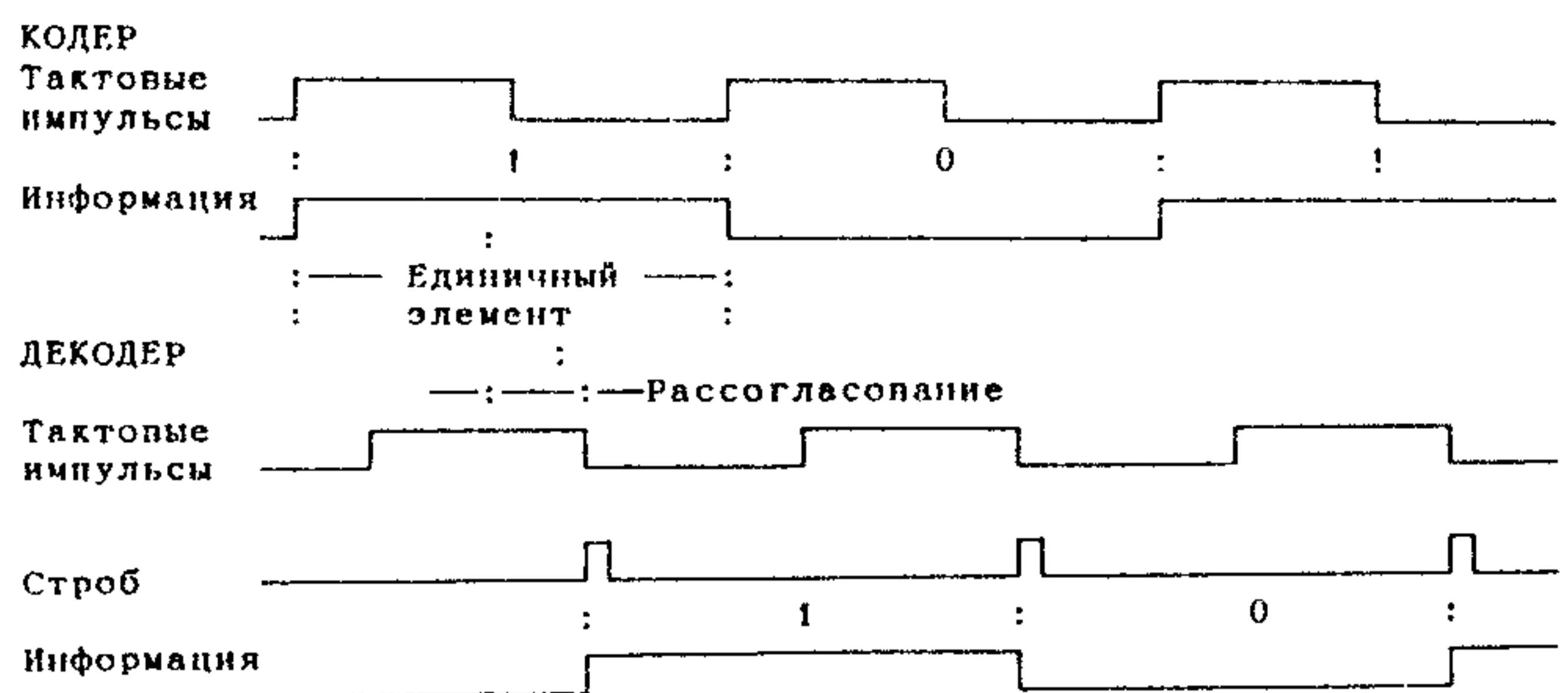


Рис.2

## ТАКТОВАЯ СИНХРОНИЗАЦИЯ В ЦИФРОВОМ КАНАЛЕ СВЯЗИ

Для того чтобы получить наибольшую помехоустойчивость системы связи, необходимо с высокой точностью знать не только длительность единичного элемента, но также моменты его поступления. Точность работы устройства тактовой синхронизации определяет помехоустойчивость системы связи.

Проходя через среду распространения, сигнал под воздействием помех искажается. Различают два типа искажений единичного элемента сигнала. Это краевые искажения и дробление единичного элемента сигнала, вызванные воздействием импульсных помех. В зависимости от вида искажений выбирают соответствующий метод регистрации сигналов. При краевых искажениях в меньшей степени искажается средняя часть единичного элемента сигнала и в этом случае применяют метод стробирования, т.е. определение состояния значения элемента (нуль или единица) в наиболее достоверном месте. При регистрации методом стробирования в отсутствие искажений типа дробления и при стробировании точно в средней части элемента величина односторонних искажений не должна превышать 50% длительности единичного элемента.

В МБИС для регистрации принимаемых из канала двоичных сигналов используется метод стробирования. Схема тактовой синхронизации декодера осуществляет автономстройку фазы внутренних тактовых импульсов МБИС по принимаемому сигналу таким образом, чтобы рассогласование фазы внутренних тактовых импульсов декодера и генератора тактовых импульсов кодера было минимальным. При возникновении рассогласования между границами принимаемого единичного элемента и внутренними тактовыми импульсами декодера исправляющая способность схемы синхронизации (не путать с исправляющей способностью помехоустойчивого кода) снижается на величину этого рассогласования, что в конечном счете приводит к снижению помехоустойчивости кода. Схема тактовой синхронизации выполняет не только фазовую автономстройку сбросов, регистрирующих принимаемые сигналы, но и подстройку частоты их следования. В микросхеме КР1806ХМ1-584 рассогласование стробирующего импульса (в состоянии синхронизма) от центра передаваемого единичного элемента составляет 5%. Таким образом, для обеспечения наибольшей помехоустойчивости величина односторонних искажений не должна превышать 45% длительности единичного элемента.

На рис.2 показано состояние синхронизма между кодером и декодером.

## ЦИКЛОВАЯ СИНХРОНИЗАЦИЯ

Цикловая синхронизация используется в цифровой системе связи для выделения начала передачи кодового слова. Синхронизация по циклам осуществляется при помощи передачи специальной синхронизирующей последовательности, структура которой в точке приема заранее известна и момент дешифрации которой прививается за начало отсчета передачи кодового слова. Такой способ цикловой синхронизации используется в МБИС. В начальный момент времени декодер находится в состоянии ожидания синхроимпульски и осуществляет переход в состояние обработки кодовых слов только после

приема ее. Таким образом, в случае приема синхроимпульски, например при искажении ее помехами, будет потеряно все сообщение. Для уменьшения потерь такого рода обычно кодограмму повторяют несколько раз.

Для исключения ложной синхронизации выбор синхроимпульски произведен из условия несовместимости ее с кодовыми словами и их сдвигами.

## БЛОКОВЫЕ КОДЫ

При использовании блоковых кодов цифровая информация передается в виде отдельных кодовых комбинаций (блоков) равной длины. Кодирование и декодирование каждого блока осуществляется независимо друг от друга. На вход блокового кодера поступает фиксированное число  $k$  информационных символов, которое на выходе кодера преобразуется в кодовое слово, содержащее  $n$  символов. Такой код называют блоковым  $(n, k)$  кодом с длиной блока  $k$  и длиной кодового слова  $n$ .

Декодер обрабатывает  $n$  символов и выдает потребителю  $k$  информационных символов за одну операцию декодирования. Широкое распространение получил блоковый циклический код Хемминга  $(7, 4)$ , где число 7 указывает, что кодовое слово содержит 7 символов, а число 4 — что длина информационного блока равна 4. Название "циклический код" происходит от его основного свойства: если кодовая комбинация  $a_1 a_2 a_3 a_4 a_5 a_6 a_7$  принадлежит циклическому коду, то комбинации, полученные с помощью циклических сдвигов, также принадлежат этому коду.

Условное графическое изображение МБИС КР1806ХМ1-584 приведено на рис.3, а схема расположения ее выводов — на рис.4.

## ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ

Основные электрические параметры МБИС приведены в табл.1. Быстродействие микросхемы увеличивается почти прямо пропорционально с увеличением напряжения питания.

Потребление увеличивается с ростом частоты генератора импульсов, подключенного на вход микросхемы.

## ОБЩИЕ СВЕДЕНИЯ ПО ПРИМЕНЕНИЮ МИКРОСХЕМЫ

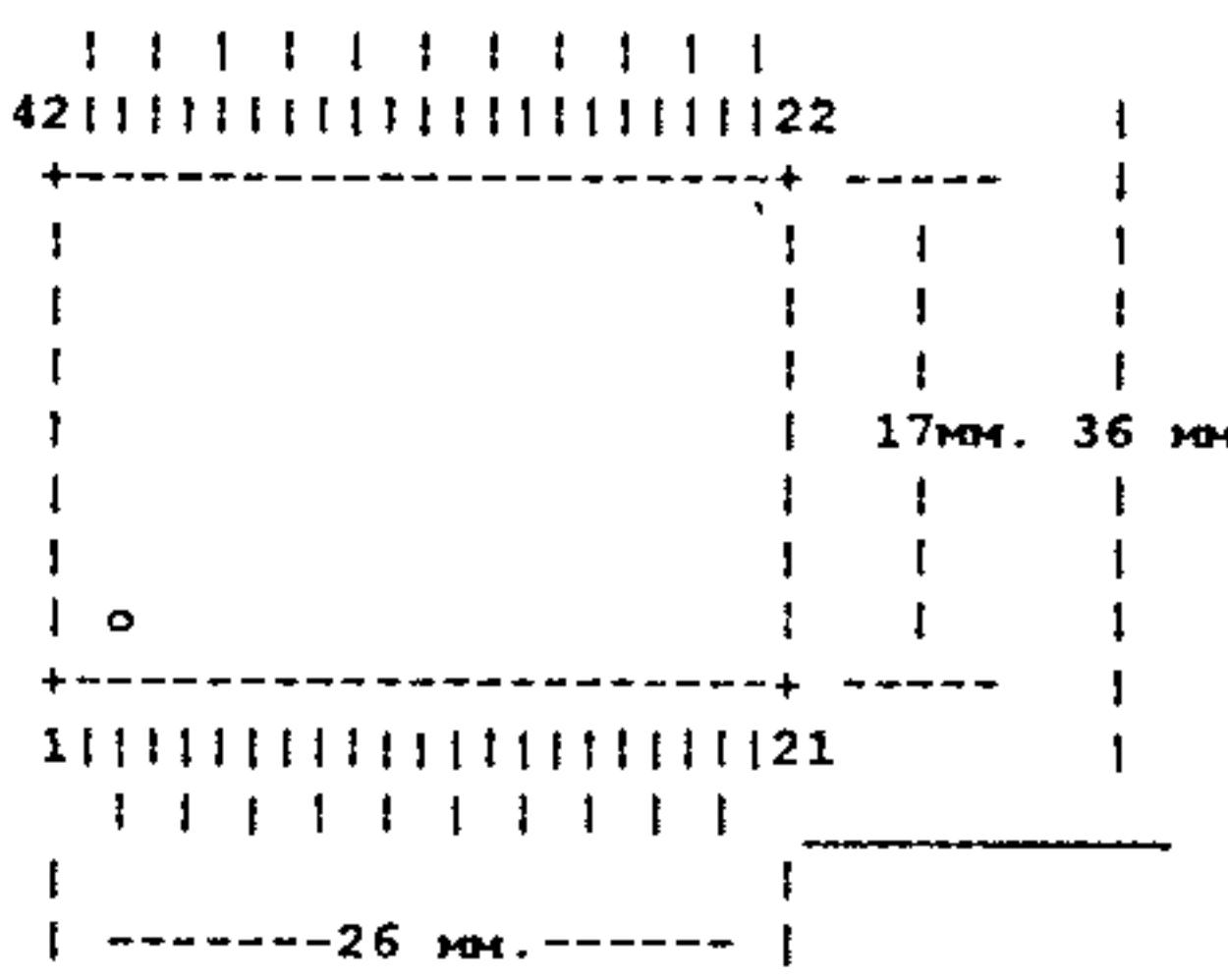
МБИС КР1806ХМ1-584 выполнена по КМОП технология. В связи с этим необходимо выполнение всех требований, относящихся к разработке электрических схем, содержащих КМОП микросхемы, и их монтажу. Необходимы также особые меры защиты элементов КМОП. Во-первых, уровни всех входных сигналов не должны выходить за пределы напряжения питания. Во-вторых, незадействованные входы КМОП должны быть присоединены к шинам питания или общей (корпус). В-третьих, при подаче на вход микросхемы ГТЛ сигналов следует подключить резисторы утечки на питание ТТЛ — +5В.

Входы микросхемы имеют защитные диоды, ограничивающие входное напряжение уровнем напряжения питания. Если напряжение питания микросхемы отсутствует, ограничивающий диод, присоединенный к точке +5V<sub>DD</sub>, не заперт. Через него течет ток, который ограничивается только внутренним сопротивлением генератора импульсов, подключенного на вход микросхемы. Если генератор импульсов низкоомный, входной ток может быть очень большим и, проходя через ограничивающий диод или внутренние проводники, разрушить микросхему. Поэтому рекомендуется с помощью последовательно включенного сопротивления

СХЕМА РАСПОЛОЖЕНИЯ ВЫВОДОВ МБИС КР1806ХМ1-584

Рис. 4

Рис.3



ограничивать входной ток допустимым пределом.

Необходимы также меры защиты выходов микросхемы. Нельзя соединять выходы непосредственно, поскольку происходит замыкание каналов на источник питания. Сквозной ток в данном случае ограничен только сопротивлением канала, которое может быть от 100 до 2000 Ом.

Для исключения влияния импульсных помех между плюсовой и минусовой шинами питания следует установить блокировочный керамический конденсатор емкостью 0,047 ... 0,47 мкФ расположенный по возможности ближе к выводам микросхемы.

Таблица 1

Десятичное число	Двоичное число	Шестнадцатиричное число
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7
8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	E
15	1111	F

Для исключения выхода из строя микросхемы из-за воздействия статического электричества при формовке выводов и монтаже микросхемы нужно пользоваться электростатическим браслетом и паяльником с заземленным жалом.

Несколько замечаний по выбору источника питания. Для микросхемы КР1806ХМ1-584 допускается изменение напряжения питания в широких пределах — от 3,5 до 12В. Схемы источников питания могут быть самыми разнообразными. Можно, например, использовать три гальванических элемента, соединенных последовательно. При построении стабилизированных источников питания желательно использовать схемы, обеспечивающие защиту источника от коротких замыканий, чтобы ошибки в монтаже не приводили к выходу из строя источника питания. Наименьшие габариты и хорошие параметры среди источников вторичного питания имеют стабилизаторы напряжений на микросхемах 142ЕН5, Е118, Е112.

Первое включение собранной схемы желательно производить с миллиамперметром, показывающим потребляемый ток. Это позволяет выявить некоторые ошибки монтажа в процессе наладки схемы. Реальное потребление тока микросхемой с собранным генератором — менее 1 мА.

## КОРПУС МИКРОСХЕМЫ

Корпус QUILP (Quadro In Line Package, Plastic) — типа 2204.42, пластмассовый, с четырехрядным расположением выводов, с шагом 2,5мм, 42-х выводной. Размеры корпуса с выводами — 26 x 25 x 6мм.

Предлагается два варианта установки микросхемы на плату: для поверхностного монтажа формовки выводов микросхемы не требуется, размеры корпуса с выводами приведены на рис.4; при объемном — выводы должны быть предварительно отформованы в четыре ряда и размещены с шагом 2,5 мм с внутренней колесой 20 мм и внешней — 25 мм.

вход модулятора. В модуляторе информация подвергается ФТ преобразованию или остается в ПГ-виде — в зависимости от состояния сигнала ПГ/ФТ. Затем информация поступает на выход микросхемы.

Таким образом, микросхема передает информацию в виде кодограмм. Каждая кодограмма состоит из синхроосылки, которая для всех кодограмм одинакова, и информационной части, которая сформирована в кодовые слова. Длина кодограммы может быть равна 58 или 44 битам — в зависимости от состояния вывода Ф6/Ф4. Синхроосылка содержит 16 бит. Каждое кодовое слово содержит 7 бит, включающих 4 информационных и три проверочных. Количество кодовых слов в кодограмме может быть 6 или 4.

Делитель на 192/1152 из опорных тактовых импульсов (ОТИ) образует тактовые импульсы (ТИ), которыми синхронизируются все внутренние узлы микросхемы и которые поступают на выход. В зависимости от состояния вывода СКОРОСТЬ, делитель может делить ОТИ на 192 или 1152.

Коммутатор разрядов и слов из ТИ формирует синхронитервал и интервал кодовых слов, интервал информационного блока И1-4. Кроме того, он вырабатывает сигналы записи информации в информационный регистр ЗИМ и ПРГИ и управляет селектором. Сигналы состояния СИ, КСЛ, КГП, формируемые коммутатором разрядов и слов, поступают на выход микросхемы.

Формирователь регистровых тактовых импульсов образуется из внешних тактовых импульсов ВТИ, РВТИ и внутренних тактовых импульсов ЗИМ, ПРГИ регистровые тактовые импульсы ТИ РЕГ, которыми производится запись информации в регистр. Выбор одного из четырех импульсов записи происходит под управлением сигналов SL1, которые вырабатываются дешифратором рабочих режимов.

Дешифратор рабочих режимов формирует сигналы управления, с помощью которых изменяется внутренняя конфигурация микросхемы и взаимодействие всех ее узлов.

Рассмотрим структурную схему для режима "ПРИЕМ ИЗБИРАТЕЛЬНОГО ВЫЗОВА", которая представлена на рис.6.

## СТРУКТУРНЫЕ СХЕМЫ

Приведем три структурные схемы для различных режимов работы:

- передача избирательного вызова;
- прием избирательного вызова;
- прием телекодовой информации.

На рис. 5 приведена структурная схема для режима "ПЕРЕДАЧА ИЗБИРАТЕЛЬНОГО ВЫЗОВА". В этом режиме информация, которую требуется передать, подается непосредственно на параллельные входы микросхемы АД01...АД24. Запись этой информации в регистр производится внутренним сигналом ЗИМ. Из информационного регистра она через селектор разрядов поступает на вход регистра-кодера Хемминга. Селектор управляется по 24 линиям от коммутатора разрядов и слов, которыми производится выбор соответствующего информационного разряда и подключение его ко входу кодера. В кодере из четырех информационных разрядов формируются три проверочных. Разрешение на запись информационного блока в регистр кодера производится сигналом И1-4, который вырабатывается коммутатором разрядов и слов.

Регистр-формирователь синхроосылки в течение синхронитервала (СИ) формирует синхроосылку, которая через коммутатор синхроосылки и кодовых слов поступает на

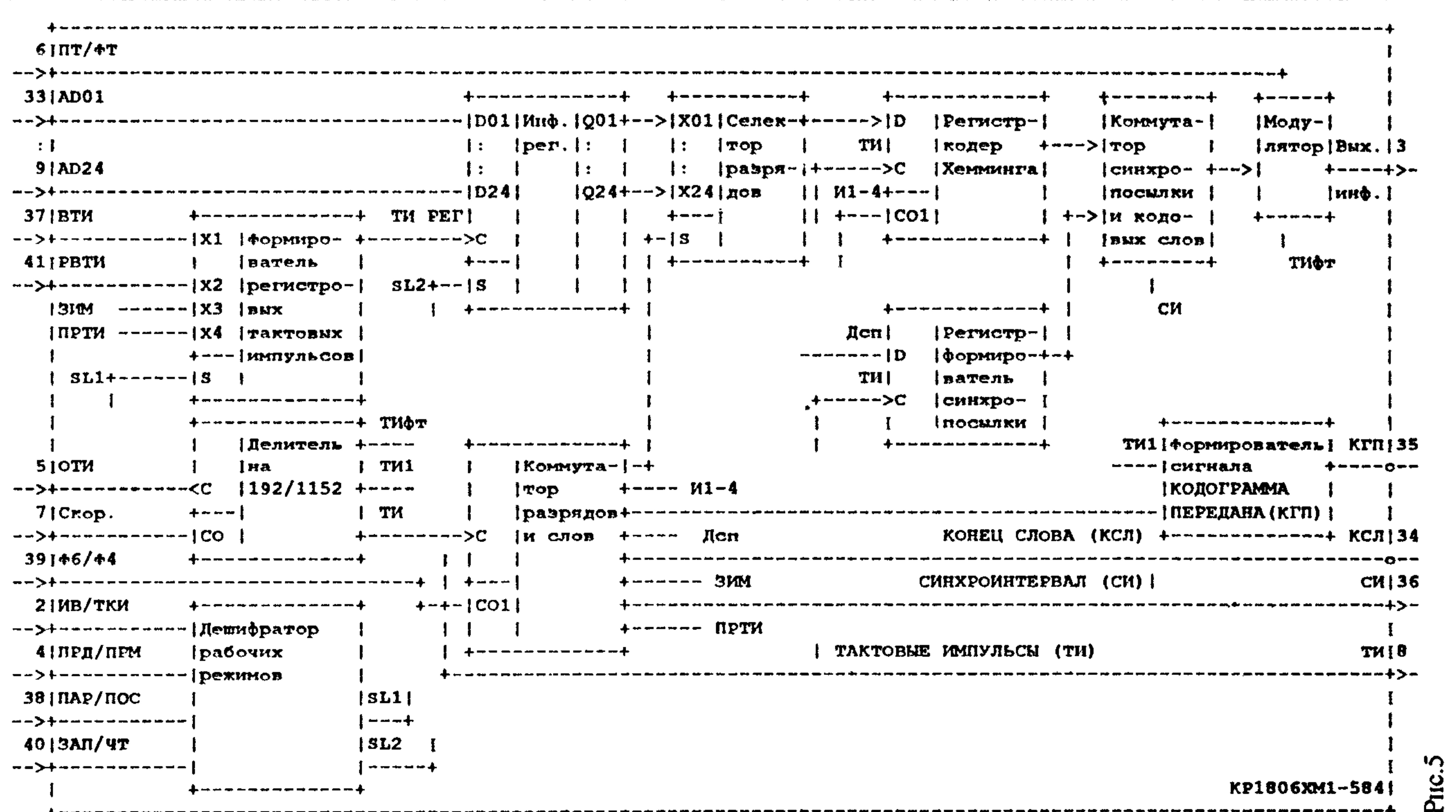


Таблица 5

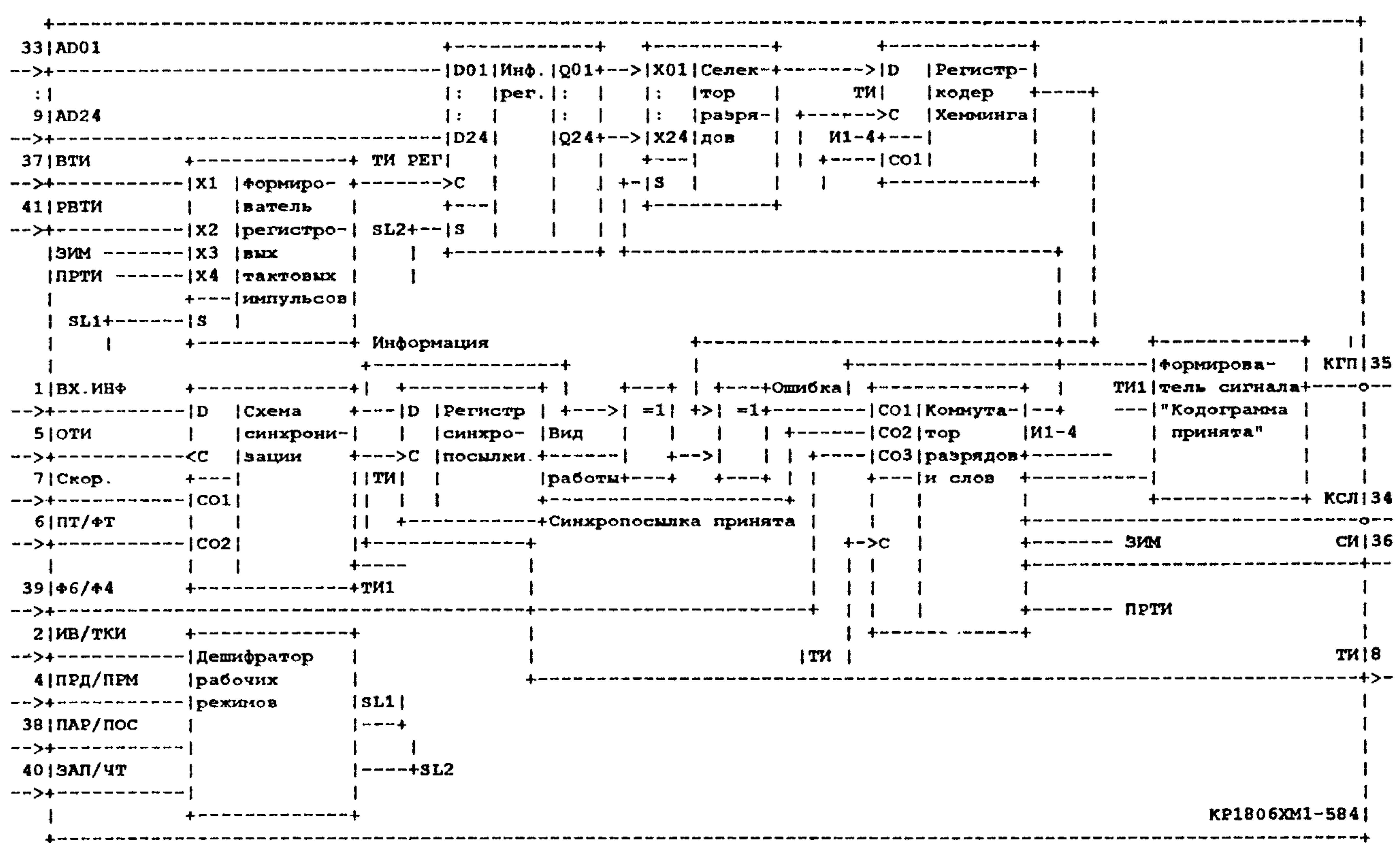
Номер	Обозначение	Состояние	Назначение
1	вывода	вход	
11	IIND	вход	Вход декодера
12	ICS	вход	Режим избир. вызов или телекод (ИВ/ТКИ)
13	DOUT	выход	Выход колера
14	ITF	вход	Режим передача/прием (ПРД/ПРМ) или   режим кодер/декодер
15	CLC11	вход	Вход опорных тактовых импульсов
16	IR	вход	Вид модуляции постоянно токовый или
			фазовая телеграфия (ПТ/ФТ)
17	FRI	вход	Скорость V или V/6
18	CLCO	выход	Выходные тактовые импульсы (ВыхТИ)
19	AD24	вход/выход	Регистр 24 разряд
20	AD23	вход/выход	Регистр 23 разряд
21	AD22	вход/выход	Регистр 22 разряд
22	AD21	вход/выход	Регистр 21 разряд
23	AD20	вход/выход	Регистр 20 разряд
24	AD19	вход/выход	Регистр 19 разряд
25	AD18	вход/выход	Регистр 18 разряд
26	AD17	вход/выход	Регистр 17 разряд
27	AD16	вход/выход	Регистр 16 разряд
28	AD15	вход/выход	Регистр 15 разряд
29	AD14	вход/выход	Регистр 14 разряд
30	AD13	вход/выход	Регистр 13 разряд
31	OV		Общий (корпус)
32	AD12	вход/выход	Регистр 12 разряд
33	AD11	вход/выход	Регистр 11 разряд
34	AD10	вход/выход	Регистр 10 разряд
35	AD09	вход/выход	Регистр 9 разряд
36	AD08	вход/выход	Регистр 8 разряд
37	AD07	вход/выход	Регистр 7 разряд
38	AD06	вход/выход	Регистр 6 разряд
39	AD05	вход/выход	Регистр 5 разряд
40	AD04	вход/выход	Регистр 4 разряд
41	AD03	вход/выход	Регистр 3 разряд
42	AD02	вход/выход	Регистр 2 разряд
43	AD01	вход/выход	Регистр 1 разряд
44	STB	выход	Сигнал "конец слова" (КСЛ)
45	IPA	выход	Сигнал "кодограмма принята" (КГП)
46	S	вход	Сигнал "синхронитрвал" (СИ)
47	CLC12	вход	Внешние тактовые импульсы (ВТИ)
48	DIN	вход	Режим параллельно/последоват. (ПАР/ПОС)
49	IN	вход	Переключение формата кодограммы, +6/+4
50	WE	вход	Режим запись/чтение (ЗАП/ЧТ)
51	CLC13	вход	Разрешение внешних тракт.имп. (РВТИ)
52	+U		Питание

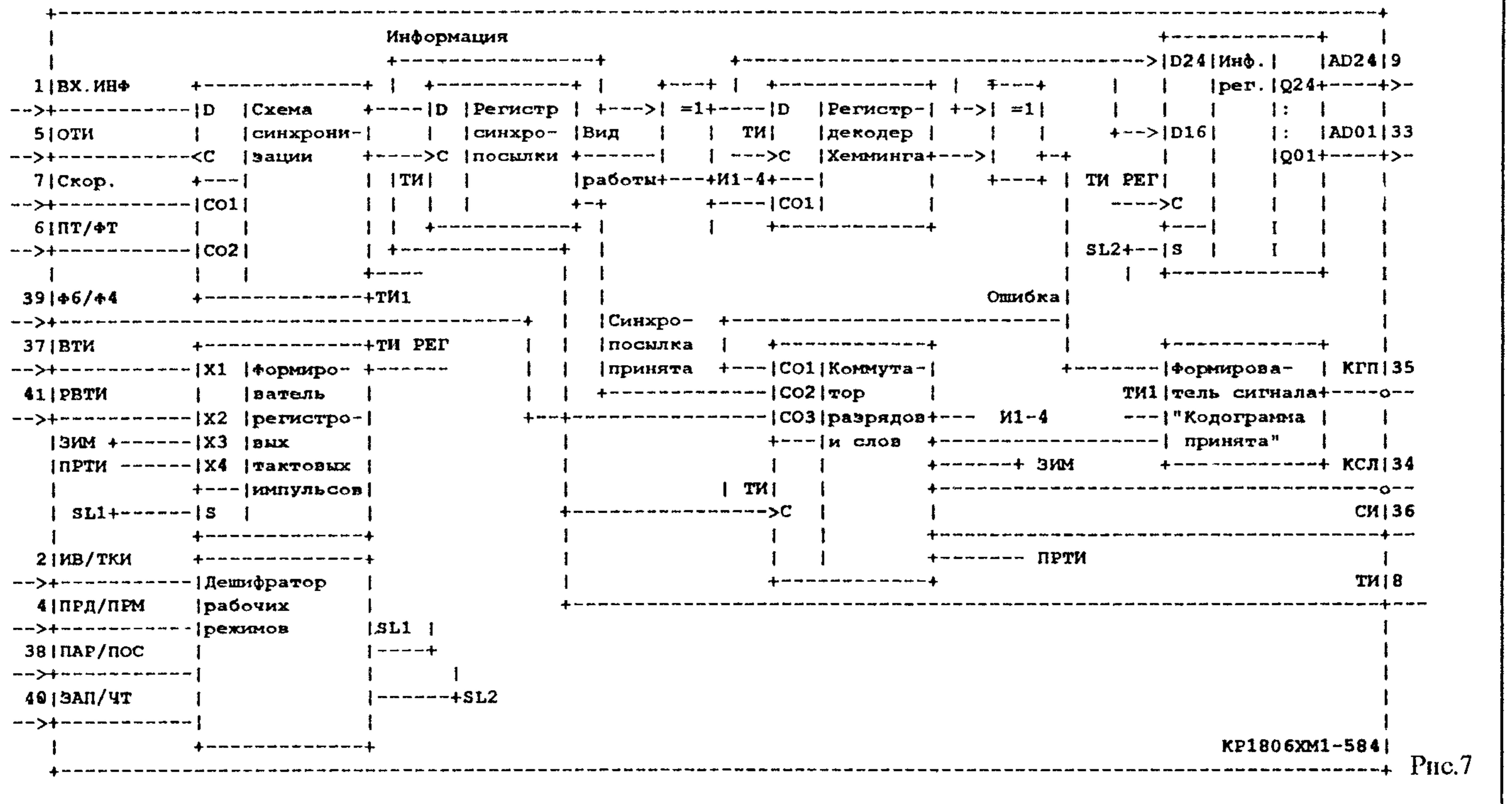
Цифровая информация из канала связи поступает на вход схемы синхронизации, которая осуществляет подстройку собственных тактовых импульсов к фронтам принимаемой информации, т.е. тактовую синхронизацию. Кроме того, она осуществляет демодулирование принимаемых сигналов.

С выхода схемы синхронизации информация поступает на вход регистра синхропосылки, который в потоке двоичной информации ищет синхропосылку и в случае ее обнаружения вырабатывает сигнал "СИНХРОПОСЫЛКА ПРИНЯТА". Таким образом производится цикловая синхронизация. Одновременно регистр синхропосылки определяет вид работы схемы синхронизации — прямой или обратный. В случае обратной работы сигнал "ВИД РАБОТЫ" восстанавливает нормальный вид принимаемой информации с помощью сумматора по модулю 2. Таким образом информация на выходе сумматора будет всегда в прямом виде. С выхода сумматора информация поступает на второй вход второго сумматора по модулю 2.

Синхронитрвал является исходным состоянием для коммутатора разрядов и слов. В этом состоянии сигнал СИ имеет высокий уровень. Сигналом "СИНХРОПОСЫЛКА ПРИНЯТА" коммутатор разрядов и слов переводится в состояние обработки кодовых слов, при этом сигнал СИ изменяет свой уровень с высокого на низкий.

Запись информации, зашитой на входах AD01...AD24 в информационный регистр, производится внутренним сигналом ЗИМ. Она из информационного регистра через селектор разрядов поступает на вход регистра-кодера Хемминга. Селектор управляется по 24 линиям от коммутатора разрядов и слов, которыми производится выбор соответствующего информационного разряда и подключение его ко входу кодера. В кодере из 4 информационных разрядов формируются три проверочных. Разрешение на запись информационного блока





в регистр кодера производится сигналом И1-4, которыйрабатывается коммутатором разрядов и слов. С выхода кодера информация поступает на первый вход второго сумматора по модулю два, который производит сравнение принимаемой информации из канала связи с собственной информацией, за-

иной на информационных входах АД01...АД24. Достаточно одного несовпадения, чтобы выработался сигнал "ОШИБКА", который переводит коммутатор разрядов и слов в синхронитервал. В случае совпадения всех кодовых слов вырабатывается сигнал "КОДОГРАММА ПРИНЯТА", который извещает о приеме избирательного вызова.

И паконец, рассмотрим структурную схему для режима "ПРИЕМ ТЕЛЕКОДОВОЙ ИНФОРМАЦИИ", которая представлена на рис. 7. Цифровая информация из канала связи поступает на вход схемы синхронизации, которая осуществляет тактовую синхронизацию. Кроме того, она осуществляет демодулирование принимаемых сигналов. С выхода схемы синхронизации информация поступает на вход регистра синхроносылки, который в потоке двоичной информации имеет синхроносылку и в случае ее обнаружения вырабатывает сигнал "СИНХРОПОСЫЛКА ПРИНЯТА". Таким образом осуществляется цикловая синхронизация.

Сигналом "СИНХРОПОСЫЛКА ПРИНЯТА" коммутатор разрядов и слов переводится в состояние обработки кодовых слов. Одновременно регистр синхроносылки определяет вид работы схемы синхронизации — прямой или обратный. В случае обратной работы сигнал "ВИД РАБОТЫ" восстанавливает нормальный вид принимаемой информации с помощью сумматора по модулю 2. Таким образом, информация на выходе сумматора будет всегда в прямом виде. С выхода сумматора информация поступает на второй вход второго сумматора по модулю 2, на вход регистра-декодера и на вход информационного регистра.

В декодере из 4 информационных разрядов формируются три проверочных. Разрешение на запись информационного блока в регистр кодера производится сигналом И1-4, который вырабатывается коммутатором разрядов и слов.

С выхода декодера информация поступает на первый вход второго сумматора по модулю два, который производит сравнение проверочных разрядов принимаемой информации из канала связи с проверочными разрядами, сформированными из информационных блоков принимаемой информации.

Таблица 6

Номер	Режимные выводы	Описание режима
1	—	—
14 12 140 138	—	—
1	прд ив  зап пар	—
1	прм тки чт  пос	—
1 0	1 0   0   0   0	Чтение информационного регистра
1 1	1 0   0   0   1	Чтение информационного регистра
1 2	1 0   0   1   0	Прием телекодовой информации (ТКИ), код Хемминга (7,4)
1 3	1 0   0   1   1	Прием ТКИ, блоковый код (7,4)
1 4	1 0   1   0   0	Прием непрерывной цифровой информации (ИЦИ)
1 5	1 0   1   0   1	Прием избирательного вызова (ИВ), блоковый код (7,4)
1 6	1 0   1   1   1   0	Прием ИЦИ
1 7	1 0   1   1   1   1	Прием ИВ, код Хемминга (7,4)
1 8	1 1   0   0   1   0	Передача ТКИ, код Хемминга (7,4)
1 9	1 1   0   0   1   1	Передача ТКИ, блоковый код (7,4)
1 10	1 1   0   1   1   0	Передача ТКИ, код Хемминга (7,4)
1 11	1 1   0   1   1   1	Передача ТКИ, блоковый код (7,4)
1 12	1 1   1   0   0   1	Начальная установка
1 13	1 1   1   0   1   1	Передача ИВ, блоковый код (7,4)
1 14	1 1   1   1   1   0	Передача ИЦИ
1 15	1 1   1   1   1   1	Передача ИВ, код Хемминга (7,4)

Таблица 7

Номер режима	Режимные выводы				Состояние выводов регистра АД	Описание режима			
	4 пред при	2 ин	40 ткн	38 зап		Ф6 Ф4	9 АД 24	17 АД 16	10-16 18-20 22-33 АД 23-17 15-01
0	0	0	0	0	1 0	вход вых.	вых. вых.	вых.	Чтение регистра
1	0	0	0	1	x	вых.	вых.	вых.	Чтение регистра
2	0	0	1	0	x	откл.	откл.	откл.	Прием ТКИ, код Хемминга
3	0	0	1	1	x	откл.	откл.	откл.	Прием ТКИ, блоковый код
4	0	1	0	0	1 0	вход вых.	вых. вход	вых. вых.	Прием ИЦИ
5	0	1	0	1	x	вход	вход	вход	Прием ИВ, блоковый код
6	0	1	1	0	1 0	вход вых.	вых. вход	вых. вых.	Прием ИЦИ
7	0	1	1	1	x	вход	вход	вход	Прием ИВ, код Хемминга
8	1	0	0	0	x	откл.	откл.	откл.	Передача ТКИ, код Хемм.
9	1	0	0	1	x	откл.	откл.	откл.	Передача ТКИ, блок. код
10	1	0	1	0	x	откл.	откл.	откл.	Передача ТКИ, код Хемм.
11	1	0	1	1	x	откл.	откл.	откл.	Передача ТКИ, блок. код
12	1	1	0	0	x	вход	вход	вход	Начальная установка
13	1	1	0	1	x	вход	вход	вход	Передача ИВ, блок. код
14	1	1	1	0	1 0	вход вых.	вых. вход	вых. вых.	Передача ИЦИ
15	1	1	1	1	x	вход	вход	вход	Передача ИВ, код Хемм.

При несовпадении хотя бы одного из проверочных разрядов вырабатывается сигнал "ОНИБКА", который переводит коммутатор разрядов и слов в синхронитервал. В случае совпадения вырабатывается сигнал "КОДОГРАММА ПРИНЯТА". Он информирует о приеме телекодовой информации, которая находится в информационном регистре. Таким образом производится проверка принимаемых из канала кодовых слов на соответствие коду Хемминга.

Запись принимаемых кодовых блоков в информационный регистр производится так называемыми прерывистыми тактовыми импульсами (ПРТИ). Содержимое этого регистра можно прочесть. Для этого нужно перевести микросхему в режим чтения.

Благодаря тому что микросхема имеет устройство, позволяющее определять вид работы схемы синхронизации, можно не следить за инверсией сигнала в канале связи. Очень наглядным примером, подтверждающим этот факт, является подача на вывод 1 (вход информации) сигнала с выхода кодера непосредственно и через инвертор. В обоих случаях получается один и тот же результат.

## НАЗНАЧЕНИЕ ВЫВОДОВ

Назначение и обозначение выводов МБИС КР1806ХМ1-584 приведены в табл. 2.

## РЕЖИМЫ РАБОТЫ МБИС КР1806ХМ1-584

Режимы работы МБИС приведены в табл. 3.

## СКОРОСТЬ ПЕРЕДАЧИ ИНФОРМАЦИИ

Скорость передачи определяется частотой генератора опорных тактовых импульсов, подаваемых на вывод 5. Выбор скорости передачи ограничивается полосой частот канала связи. Например, в телефонном канале (полоса частот — от 300 Гц до 3400 Гц) для передачи цифровой информации ис-

пользуется скорость 1200 бит/с. В этом случае частота опорных тактовых импульсов должна быть равна 230,4 кГц. Для передачи цифровой информации в телеграфном канале используется скорость 200 бит/с, которая в шесть раз ниже. Переключение скоростей производится сменой состояния на выводе 7 (FRI). Высокий уровень соответствует скорости передачи 1200 бит/с, низкий — 200 бит/с.

## СИГНАЛЫ СОСТОЯНИЯ МИКРОСХЕМЫ

МБИС имеет четыре сигнала, показывающие ее состояние:

- выходные тактовые импульсы (ВыхТИ);
- конец слова (КСЛ);
- кодограмма принятая (КГП);
- синхронитервал (СИ).

Сигнал СИ позволяет определить во времени состояние передачи синхроносылки (высокий уровень) или передачи кодовых слов (низкий уровень). Низкий уровень сигнала КСЛ появляется в интервале кодовых слов в конце каждого кодового слова. Низкий уровень сигнала КГП означает, что кодограмма принятая без ошибок.

## ИНФОРМАЦИОННЫЙ РЕГИСТР

Состояния выводов регистра в зависимости от режима работы микросхемы приведены в табл. 4.

## НАЧАЛЬНАЯ УСТАНОВКА

Режим 12 — "НАЧАЛЬНАЯ УСТАНОВКА" — необходим для приведения микросхемы в исходное состояние. Исходное состояние микросхемы — состояние первого разряда синхронитервала, причем сигналы ВыхТИ, СИ, КСЛ, КГП находятся в высоком уровне. Использование режима начальной установки позволяет формировать кодограммы произвольного формата от Ф1 до Ф6.

Воронежская фирма "Футер" принимает заказы на проектирование и изготовление МБИС. За справками нужно обращаться по телефону (0732) 55-27-68. По тому же телефону можно задать вопросы, касающиеся микросхемы КР1806ХМ1-584.