

КР512ВИ1, КА512ВИ1

КР512ВИ1, КА512ВИ1 — времязадающая схема (таймер) часов реального времени со встроенным ОЗУ;

Микросхемы представляют собой времязадающую схему (таймер), предназначенную для работы в электронно-механических наручных часах. Корпус типа 239.24-2, масса не более 4 г и 4222.48-2.

Микросхемы состоят из следующих основных блоков: делитель с суммарным коэффициентом деления $K_S = 2^{22}$; схема генератора; блок формирования тактовой частоты; блок управления переодическими прерываниями; блок управления коэффициен-

выход «двунаправленная мультиплексная шина адресов/данных» $A/D6$; 11 — вход/выход «двунаправленная мультиплексная шина адресов/данных» $A/D7$; 12 — общий; 13 — вход «выбор кристалла» SE ; 14 — вход «мультиплексный адресный строб» MAC ; 15 — вход «чтение — запись» RD/\overline{WR} ; 16 — вход «запись» \overline{WR} ; 17 — вход «строб данных» CD ; 18 — вход «сброс» SR ; 19 — выход «запрос на прерывание» $RQINR$; 20 — вход выбора значения выходной тактовой частоты SED ; 21 — выход тактовой частоты $SYN1$; 22 — вход «сбой питания» FL ; 23 — выход промежуточных каскадов делителя частоты тактовых импульсов $SYN2$; 24 — напряжение питания.

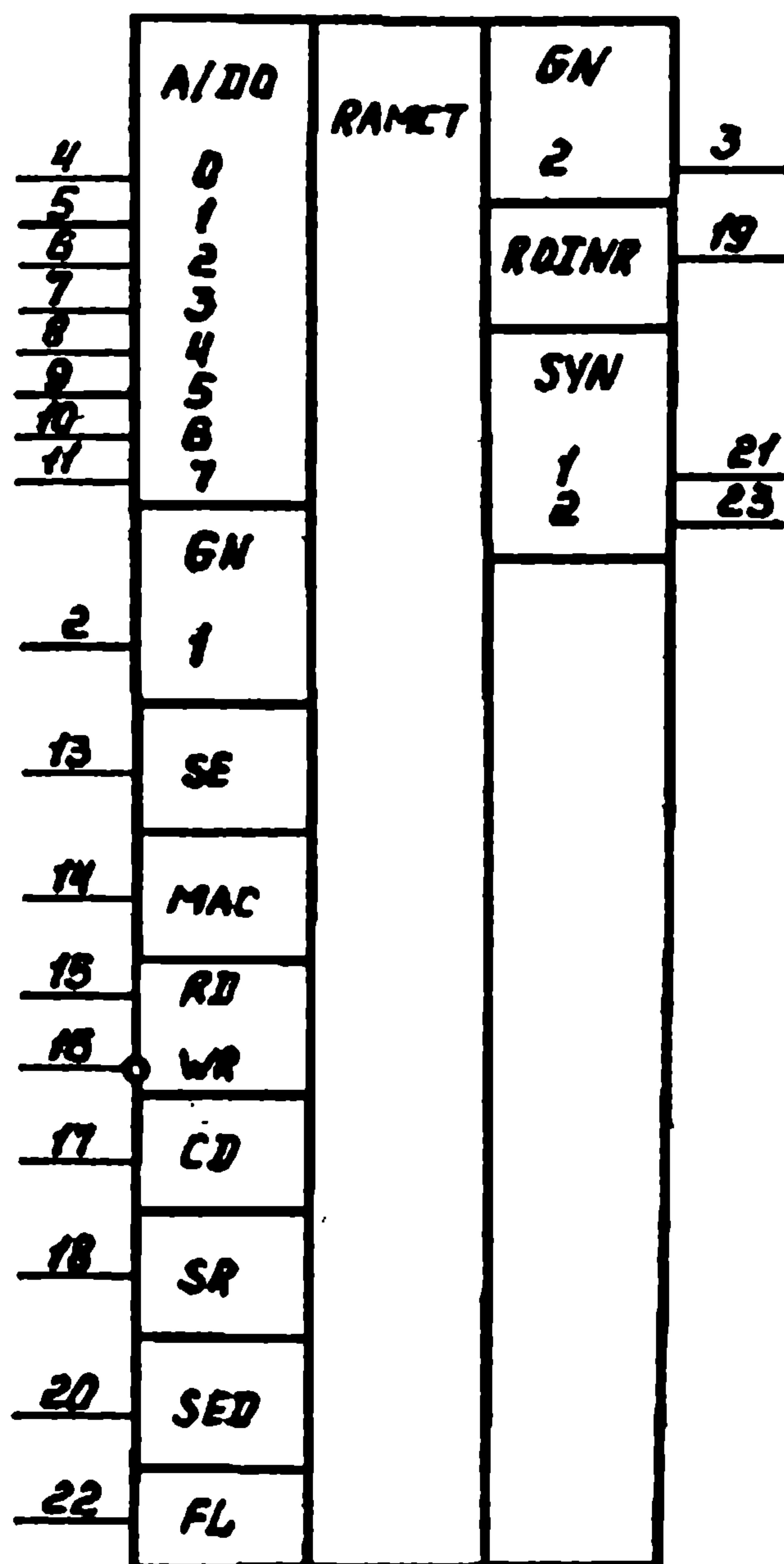
Электрические параметры

Номинальное напряжение питания	5 В ± 10%
Выходное напряжение высокого уровня	≥ 4,1 В
Выходное напряжение низкого уровня	≤ 0,4 В
Ток потребления при $f = 32,768$ кГц	≤ 100 мкА
Входной ток высокого уровня	≤ 1 мкА
Входной ток низкого уровня	≤ -1 мкА
Ток утечки высокого уровня	≤ 10 мкА
Время задержки устаревления	200...240 нс
Время задержки сброса	10...200 нс
Время цикла	≤ 920 нс

Предельно допустимые режимы эксплуатации

Максимальное входное напряжение высокого уровня (кроме вывода 2)	U_n В
Минимальное входное напряжение низкого уровня (кроме вывода 2)	0 В
Максимальная емкость нагрузки	100 пФ
Максимальное время нарастания (спада) входного импульса	200 нс
Частота следования импульсов	0,033...4,2 МГц
Максимальный выходной ток:	
по всем выводам (кроме выводов 19, 23)	-1,6 мА
по выводам 19, 23	-1 мА
Температура окружающей среды	-45...+85 °С

том деления делителя; схема записи управляющих логических состояний, предназначенных для управления коэффициентом деления делителя; делитель ($K_d=2$); схема управления выходной частотой; регистр A, B, C, D ; дешифратор адреса ОЗУ общего пользования и головного ОЗУ; шинный интерфейс; схема управления таймером; схема управления выбора формы представления обрабатываемой информации (двоичная/двоично-десятичная, 12-часовой/24-часовой формат); ОЗУ на 10 байт для управления таймером; ОЗУ для внешнего пользования на 50 байт,



Условное графическое обозначение К512ВИ1, КА512ВИ1

Назначение выводов; 1 — свободный; 2 — вход кварцевого генератора $GN1$; 3 — выход кварцевого генератора $GN2$; 4 — вход/выход «двунаправленная мультиплексная шина адресов/данных» $A/D0$; 5 — вход/выход «двунаправленная мультиплексная шина адресов/данных» $A/D1$; 6 — вход/выход «двунаправленная мультиплексная шина адресов/данных» $A/D2$; 7 — вход/выход «двунаправленная мультиплексная шина адресов/данных» $A/D3$; 8 — вход/выход «двунаправленная мультиплексная шина адресов/данных» $A/D4$; 9 — вход/выход «двунаправленная мультиплексная шина адресов/данных» $A/D5$; 10 — вход/